

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. The wobble signal detection means for extracting said wobble signal, and a synchronous wobble signal generation means to have a phase comparator for carrying out phase simulation to said extracted wobble signal, The defect detection means for detecting the defect on said optical disk, The clock signal generator characterized by providing the phase-comparison section setting means for setting up the phase-comparison section of said phase comparator, and restricting the phase-comparison section of said phase comparator at the time of discharge of a defect detection condition.

[Claim 2] As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. The wobble signal detection means for extracting said wobble signal, and a synchronous wobble signal generation means to have the phase comparator which carries out phase simulation to said extracted wobble signal, The phase contrast detection means for detecting the phase of said said wobble signal, and the phase contrast of the generated synchronous wobble signal, Only when the phase contrast of said wobble signal detected by said phase contrast detection means and the generated synchronous wobble signal is phase contrast within the limits set up beforehand The clock signal generator characterized by providing the phase-comparison section setting means for outputting a comparison section setting signal to said phase comparator, and setting up the phase-comparison section of said phase comparator.

[Claim 3] The clock signal generator according to claim 1 or 2 characterized by being constituted so that a comparison section setting signal may be outputted to said phase comparator only when said phase-comparison section setting means is less than the duty ratio to which said wobble signal was set beforehand.

[Claim 4] As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. The wobble signal detection means for extracting said wobble signal, and a defect detection means to detect the defect on said optical disk, While having the phase comparator which carries out phase simulation to said extracted wobble signal and generating a synchronous wobble signal according to the topology of said phase comparator The clock signal generator characterized by providing the synchronous wobble signal generation means for generating the synchronous wobble signal which synchronized with the standup of said wobble signal, or the timing of falling at the time of discharge of a defect detection condition.

[Claim 5] As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. A wobble signal detection means to extract said wobble signal, and the synchronous wobble signal generation means for having the phase comparator which carries out phase simulation to said extracted wobble signal, and generating a synchronous wobble signal according to the topology of said phase comparator, Provide a phase contrast detection means to detect the phase contrast of said wobble signal and the generated synchronous wobble signal, and if said synchronous wobble signal generation means is beyond the phase contrast to which the phase contrast detected by said phase contrast detection means was set beforehand The clock signal generator characterized by generating the synchronous wobble signal which synchronized with the standup of said wobble signal, or the timing of falling.

[Claim 6] As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. A wobble signal detection means to extract said wobble signal, and a PURIPITTO signal detection means to extract said

PURIPITTO signal, The 1st phase-comparison means which detects the phase contrast of said wobble signal and the 1st dividing signal of the clock signal for record, The 2nd phase-comparison means which detects the phase contrast of the 2nd dividing signal of said PURIPITTO signal and the clock signal for record, The adder adding the 1st phase-comparison signal which is the output of said 1st phase-comparison means, and the 2nd phase-comparison signal which is the output of said 2nd phase-comparison means, The input change means for carrying out a selection setup of said 1st phase-comparison signal inputted into said adder in connection with the roll control of said optical disk, and said 2nd phase-comparison signal, The clock signal generator characterized by providing the oscillator circuit which outputs the clock signal for record based on the output of said adder.

[Claim 7] Said input change means inputs only said 1st phase-comparison signal into said adder, before performing seek operation control. After generating the clock signal for record which is after seek operation termination and carried out phase simulation to said 1st phase-comparison signal, said 2nd phase-comparison signal is inputted into said adder. The clock signal generator according to claim 6 characterized by constituting so that said 1st phase-comparison signal and said 2nd phase-comparison signal may be added in said adder.

[Claim 8] As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. A wobble signal detection means to extract said wobble signal, and a synchronous wobble signal generation means to have the phase comparator which carries out phase simulation to said extracted wobble signal, A defect detection means to detect the defect on said optical disk. The clock signal generator characterized by providing an addition change means to add said synchronous wobble signal to said wobble signal in the section when the defect was detected by said defect detection means.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the clock signal generator used in the data recorder which records information on record media, such as an optical disk for record which can be added.

[0002]

[Description of the Prior Art] Generally, wobbling (wobbling) of the truck is carried out to the optical disk for record as criteria for generating the clock signal for record. In the clock signal generator in the data recorder which records information on such an optical disk for record, after extracting a wobble signal from the above trucks, the clock signal which synchronized with this wobble signal is generated, and various data are recorded on the target position. In recent years, in connection with the densification of the optical disk for record, the pitch between adjoining trucks is narrow. Consequently, the phenomenon in which a leakage lump of the light from the truck contiguous to the truck with which the light beam was irradiated, and the so-called cross talk happen, and a phase shifts to the wobble signal of original [signal / which is detected / wobble] has occurred. Therefore, in the clock signal generated based on the detected wobble signal, the problem that data were correctly unrecordable on a target location had occurred.

[0003] Moreover, if the defect (defect) by the blemish, dust, etc. exists on the optical disk for record, this defect may be overlapped on a pulse-like noise on a wobble signal. In such a case, there is a problem that detect the defect and a PURIPITTO signal etc. is incorrect-detected. As an approach of reducing such incorrect detection, the PURIPITTO detection equipment indicated by JP,11-283248,A, for example is known. The PURIPITTO detection equipment of JP,11-283248,A extracts a composite signal from the reflected light from an optical disk by the composite-signal extract section, and is extracting the PURIPITTO signal and the wobble signal from this composite signal. The synchronous wobble signal generation section generates the synchronous wobble signal with which the frequency and phase of the wobble signal extracted from the composite signal synchronized. When a defect detecting element detects the defect on an optical disk, a multiplexer permutes a composite signal by the synchronous wobble signal. Thus, detection of the PURIPITTO signal which mistook only the period which detected the defect in the latter part of the PURIPITTO detection equipment indicated by JP,11-283248,A for the configuration replaced with the synchronous wobble signal with which a noise etc. is not contained is prevented.

[0004]

[Problem(s) to be Solved by the Invention] As mentioned above, only in the period which detected the defect by a blemish etc., since conventional PURIPITTO detection equipment is constituted so that the composite signal at that time may be permuted by the synchronous wobble signal which is not influenced of a defect, it has prevented the output of the PURIPITTO signal which was mistaken in the defect detection period. However, if a defect detection period expires, since an input signal will change from a synchronous wobble signal to a composite signal, the extracted wobble signal is inputted into a phase comparator. When a defect occurs in a part [finishing / record of an optical disk], the phase contrast of the wobble signal and synchronous wobble signal which the wobble signal with which the frequency differed from the phase may be inputted, and were extracted for this reason may become large after defect detection period termination. Consequently, when a phase comparator outputted phase contrast information according to the phase contrast produced after defect detection period termination, and that phase contrast was large, there was a case where it was pulled at the phase side which the wobble signal mistook.

Moreover, when phase contrast is large, in order to adjust the phase of a synchronous wobble signal, control which changes the phase of a synchronous wobble signal suddenly is performed. Consequently, there was a problem that fluctuation of the clock signal generated from the inputted wobble signal became large.

[0005] In the time of termination of the period (it is henceforth called a defect detection period for short) when this invention detected the defect on an optical disk etc. Even if the phase of the inputted wobble signal differs from the phase of a synchronous wobble signal Without drawing in the phase side which mistook the phase of a wobble signal rapidly, a phase is changed, and generation of the clock signal for record in the mistaken location is prevented, and it aims loose at offering the clock signal generator which can generate the stable clock signal for record.

[0006]

[Means for Solving the Problem] As opposed to the optical disk in which PURIPITTO which the clock signal generator concerning this invention carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the

synchronous wobble signal which carried out phase simulation to said wobble signal. The wobble signal detection means for extracting said wobble signal, and a synchronous wobble signal generation means to have a phase comparator for carrying out phase simulation to said extracted wobble signal. The defect detection means for detecting the defect on said optical disk and the phase-comparison section setting means for setting up the phase-comparison section of said phase comparator, and restricting the phase-comparison section of said phase comparator at the time of discharge of a defect detection condition are provided. Thus, according to the constituted clock signal generator, gently, a phase can be changed and the stable clock signal which does not generate the clock signal for record in the mistaken location can generate so that it may not draw in the phase side which mistook the phase of a synchronous wobble signal rapidly, even if the phases of the wobble signal inputted as the phase of a synchronous wobble signal at the time of discharge of a defect detection condition differ.

[0007] The clock signal generator of invention by other viewpoints As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. The wobble signal detection means for extracting said wobble signal, and a synchronous wobble signal generation means to have the phase comparator which carries out phase simulation to said extracted wobble signal. The phase contrast detection means for detecting the phase of said wobble signal, and the phase contrast of the generated synchronous wobble signal. Only when the phase contrast of said wobble signal detected by said phase contrast detection means and the generated synchronous wobble signal is phase contrast within the limits set up beforehand A comparison section setting signal is outputted to said phase comparator, and the phase-comparison section setting means for setting up the phase-comparison section of said phase comparator is provided. Thus, in the constituted clock signal generator, record playback luminescence power is changed in the time of modification in the record actuation from playback actuation instead of a defect etc., and in the continuity of a wobble signal having broken off etc., only when the phase contrast of a wobble signal and the generated synchronous wobble signal is phase contrast within the limits set up beforehand, the phase-comparison section setting signal is outputted. For this reason, according to the clock signal generator of this invention, the stable clock signal with which phase contrast does not shift greatly suddenly is generable.

[0008] The clock signal generator of invention by other viewpoints As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. The wobble signal detection means for extracting said wobble signal, and a defect detection means to detect the defect on said optical disk. While having the phase comparator which carries out phase simulation to said extracted wobble signal and generating a synchronous wobble signal according to the topology of said phase comparator The synchronous wobble signal generation means for generating the synchronous wobble signal which synchronized with the standup of said wobble signal or the timing of falling at the time of discharge of a defect detection condition is provided. Thus, according to the constituted clock signal generator, even if phases with the wobble signal inputted as the synchronous wobble signal which synchronized at the time of discharge of a defect detection condition differ, the clock signal which did not generate the clock signal for record in the mistaken location, and was stabilized is generable.

[0009] The clock signal generator of invention by other viewpoints As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. A wobble signal detection means to extract said wobble signal, and the synchronous wobble signal generation means for having the phase comparator which carries out phase simulation to said extracted wobble signal, and generating a synchronous wobble signal according to the topology of said phase comparator. Provide a phase contrast detection means to detect the phase contrast of said wobble signal and the generated synchronous wobble signal, and if said synchronous wobble signal generation means is beyond the phase contrast to which the phase contrast detected by said phase contrast detection means was set beforehand The synchronous wobble signal which synchronized with the standup of said wobble signal or the timing of falling is generated. Thus, according to the constituted clock signal generator, record playback luminescence power is changed at the time of modification in the record actuation from playback actuation instead of a defect etc., and a gap of the clock signal by gap of phase contrast can be reduced as much as possible also in the case of the continuity of a wobble signal having broken off.

[0010] The clock signal generator of invention by other viewpoints As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. A wobble signal detection means to extract said wobble signal, and a PURIPITTO signal detection means to extract said PURIPITTO signal. The 1st phase-comparison means which detects the phase contrast of said wobble signal and the 1st dividing signal of the clock signal for record, The 2nd phase-comparison means which detects the phase contrast of the 2nd dividing signal of said PURIPITTO signal and the clock signal for record. The adder adding the 1st phase-comparison signal which is the

output of said 1st phase-comparison means, and the 2nd phase-comparison signal which is the output of said 2nd phase phase-comparison means. The input change means for carrying out a selection setup of said 1st phase-comparison signal inputted into said adder in connection with the roll control of said optical disk and said 2nd phase-comparison signal and the oscillator circuit which outputs the clock signal for record based on the output of said adder are provided. Thus, according to the constituted clock signal generator, on the occasion of a roll control etc., when it differs from the usual playback rotational speed, such as the time of initial starting and seek operation, fluctuation of the clock signal generated can be reduced by changing the Gentlemen phase comparison signal inputted into an adder.

[0011] The clock signal generator of invention by other viewpoints As opposed to the optical disk in which PURIPITTO which carries out wobbling of the truck for record by the wobble signal of a predetermined frequency, and has said wobble signal and predetermined phase relation was formed It is a clock signal generator in the data recorder which records data based on the clock signal for record generated from the synchronous wobble signal which carried out phase simulation to said wobble signal. A wobble signal detection means to extract said wobble signal, and a synchronous wobble signal generation means to have the phase comparator which carries out phase simulation to said extracted wobble signal, A defect detection means to detect the defect on said optical disk, and an addition change means to add said synchronous wobble signal to said wobble signal in the section when the defect was detected by said defect detection means are provided. Thus, according to the constituted clock signal generator, the stable clock for record can be generated, without generating the phase shift by the defect.

[0012]

[Embodiment of the Invention] Hereafter, the gestalt of desirable operation of the clock signal generator of this invention is explained, referring to an attached drawing.

[0013] Gestalt 1>> of <<operation Drawing 1 is the block diagram showing the configuration of the clock signal generator of the gestalt 1 of operation concerning this invention. In the clock signal generator of the gestalt 1 of operation, it explains using DVD-R which is DVD of a postscript mold as an example of an optical disk. It is the perspective view in which drawing 2's showing the general drawing of DVD-R as an optical disk, and drawing 3's having expanded a part of field enclosed with the alternate long and short dash line of DVD-R shown in drawing 2 , and having had and shown the cross section.

[0014] First, DVD-R (it is only hereafter called a disk for short)1 which is the optical disk of the postscript mold shown in drawing 2 used in the clock signal generator of the gestalt 1 of operation is explained. As shown in drawing 3 , PURIPITTO 46 showing disk information, such as truck positional information, is formed in the disk recording surface on a disk 1. Moreover, the groove truck 42 slightly rocked with the predetermined period to radial [of a disk 1] corresponding to the wobble signal (wobbling) is formed. Moreover, the land truck 43 for guiding a laser beam A is formed in the groove truck 42 at the disk 1, and PURIPITTO 46 is formed in this land truck 43. When wobbling is carried out for every fixed distance along the truck and the groove truck 42 extracts a wobble signal from this groove truck 42, the roll control of a disk and generation of the clock signal for record are performed. Moreover, PURIPITTO 46 prepared in the land truck 43 shows the PURIPITTO signal which shows the address to the disk information list, and exists in the maximum serious grade location of the groove truck 42 by which wobbling was carried out. Since, as for this PURIPITTO signal, topology is not lost by the cross talk with an adjoining truck, that phase precision is a high signal compared with a wobble signal.

[0015] As shown in drawing 3 , a disk 1 has the record film 41 formed with an organic-coloring-matter ingredient etc., the reflective film 45, and a protective coat 44, and is formed. Record of the data to a disk 1 is performed by irradiating the laser beam A modulated according to the data at the record film 41 of the groove truck 42. A laser beam A is irradiated to a disk recording surface, making the disk 1 formed as mentioned above rotate a disk 1 centering on the core of a disk 1, when carrying out record playback of the data. The rotational frequency of the disk 1 at this time extracts a wobble signal in the clock signal generator which received the reflected light from the groove truck 42 mentioned later, and it controls the rotational frequency of a spindle motor so that the rotational frequency of a disk 1 becomes fixed.

[0016] The clock signal generator of the gestalt 1 of operation is equipped with the disk 1 in which PURIPITSUTO 46 which has phase relation predetermined in the groove truck 42 which is a truck for data logging which carried out wobbling by the wobble signal of a predetermined frequency component, and a wobble signal was formed. In the clock signal generator of the gestalt 1 of operation shown in drawing 1 , the spindle motor 2 is constituted so that the disk 1 may be rotated with the desired rotational frequency and pickup 50 may perform record playback to a disk recording surface. Pickup 50 has the objective lens 3, the half mirror 4, the photodetector 5, and the laser oscillation machine 6. The laser beam A from the laser oscillator 6 is led to a disk 1 with a half mirror 4, and is condensed by the target truck of a disk recording surface with the objective lens 3.

[0017] The reflected light from the group truck 42 which detects a disk recording surface is constituted so that light may be received by the photodetector 5 optically made into the tangential direction of the group truck 42 2 **** by the parallel parting line. The wobble signal from the groove truck 42 takes the difference of the output from the photodetector 5 divided into two, and is extracted from the differential signal. Pickup 50 receives the reflected light from an optical disk 1, generates the detecting signal which has recording information data including the PURIPITTO signal of PURIPITTO 46, and the wobble signal by the groove truck 42 etc., and outputs it to a regenerative amplifier 10. A regenerative amplifier 10 amplifies detecting signals, such as a PURIPITTO signal and a wobble signal, and outputs them to a band pass filter (BPF:Band Pass Filter) 16. Moreover, at the time of reading actuation, the magnification signal corresponding to the recording information data already recorded is outputted to a decoder 11.

A decoder 11 decodes the inputted magnification signal, generates a recovery signal, and outputs it to CPU12 which is a central processing unit.

[0018] On the other hand, the radial push pull signal outputted from BPF16 is inputted into the wobble detector 20 and the PURIPITTO detector 23, and a wobble signal and a PURIPITTO signal are extracted. The wobble signal extracted in the wobble detector 20 is outputted to the synchronous wobble signal generation circuit 30 and a phase comparator 15. A phase comparator 15 compares the phase of the wobble signal and rotation reference signal which were inputted, and supplies it to a spindle motor 2 through the spindle driver 14 by making the difference signal into a roll control signal. Thereby, a spindle motor 2 rotates at a predetermined rotational frequency. In the synchronous wobble signal generation circuit 30 which generates a synchronous wobble signal, the wobble signal detected in the wobble detector 20 is inputted into the 1st phase comparator 21, and detects the phase contrast of a wobble signal and the output signal from a counting-down circuit 28. The 1st low pass filter (LPF:Low Pass Filter) 22 graduates the signal from the 1st phase comparator 21, and outputs it to an adder 26.

[0019] On the other hand, the PURIPITTO detector 23 where the radial push pull signal from BPF16 was inputted detects a PURIPITTO signal from a radial push pull signal, and outputs it to the 2nd phase comparator 24. The 2nd phase comparator 24 detects the phase contrast of the PURIPITTO signal and the output signal from a phase shifter 29 which were inputted. The 2nd low pass filter (LPF:Low Pass Filter) 25 graduates the signal from the 2nd phase comparator 24, and outputs it to an adder 26. An adder 26 adds each output of the 1st low pass filter (LPF) 22 and the 2nd low pass filter (LPF) 25, and outputs it to a voltage controlled oscillator (VCO:Voltage Controlled Oscillator) 27. VCO27 outputs the clock signal of the frequency according to the output of an adder 26 to a counting-down circuit 28 and an encoder 9. A counting-down circuit 28 carries out dividing of the output voltage of VCO27, and outputs it to the 1st phase comparator 21 and phase shifter 29. A phase shifter 29 is delayed in the output signal of a counting-down circuit 28, and generates the phase-comparison signal for the 2nd phase comparator 24.

[0020] The defect detector 31 outputs a defect signal to the phase-comparison section setting circuit 32, when a defect (defect) is detected from the radial push pull signal outputted from the photodetector 5. The phase-comparison section setting circuit 32 where the defect signal was inputted stops the output from the 1st phase comparator 21 for wobble signals, and the 2nd phase comparator 24 for PURIPITTO signals. The recording information data from an external host computer are inputted into an interface 13, and are outputted to an encoder 9 through CPU12 after interface processing. An encoder 9 generates a modulating signal by making the clock signal for record from the synchronous wobble signal generation circuit 30 into a timing signal, and outputs it to the power control circuit 8. The power control circuit 8 performs conversion of waveform of a modulating signal based on the clock signal for record, generates a record signal, and outputs it to the laser drive circuit 7. The laser drive circuit 7 outputs the laser driving signal which drives pickup 50.

[0021] Next, it explains, referring to drawing 4 about the wobble signal and PURIPITTO signal which are acquired from the disk 1 which is DVD-R. Drawing 4 is an output wave form chart like each part in the clock signal generator of the gestalt 1 of operation. In a clock signal generator, a laser beam A is irradiated to a disk 1 from the pickup 50 by which on-truck control was carried out. The reflected light from the disk 1 by the exposure is received by the photodetector 5 optically made into the tangential direction of the group truck 42 2 ****s by the parallel parting line. (a) of drawing 4 is the radial push pull signal (Push-Pull) which processed the difference of the output from the photodetector 5 divided into two by the radial push pull method, and detected it. This radial push pull signal is inputted into the wobble detector 20 and the PURIPITTO detector 23 from BPF16, respectively.

[0022] (b) of drawing 4 is the output signal (CLIPout) of the clipping circuit in the wobble detector 20, and (c) is the output signal (BPFout) of BPF (Band Pass Filter) in the wobble detector 20. (d) of drawing 4 shows the extracted wobble signal (WBL). Moreover, (e) of drawing 4 is the signal wave form (HPFout) outputted from HPF (High PassFilter) in the PURIPITTO detector 23, and (f) shows the PURIPITTO signal (LPP) extracted in the PURIPITTO detector 23.

[0023] Drawing 5 is the block diagram showing the configuration of the wobble detector 20, and drawing 6 is the block diagram showing the configuration of the PURIPITTO detector 23. As shown in drawing 5, the wobble detector 20 is constituted by the normalization circuit 51 which normalizes the inputted radial push pull signal, a clipping circuit (CLIP) 52, the band pass filter (BPF) 53, the amplifier 54, the wobble binary-ized circuit 55, and the glitch removal circuit 56. A clipping circuit 52 removes the PURIPITTO signal component contained in a radial push pull signal. BPF53 extracts the wobble signal included in a radial push pull signal. The glitch signal with which a binary-ized signal is generated by an amplifier 54 and the wobble binary-ized circuit 55, and the signal outputted from BPF53 is included in this binary-ized signal is removed in the glitch removal circuit 56.

[0024] When rotating a disk 1 at a predetermined engine speed, the frequency of the wobble signal detected is regularity (standard speed 140kHz) mostly. Moreover, one frame is equivalent to eight periods of a wobble signal, and the PURIPITTO signal is arranged per two frames. The PURIPITTO signal has defined phase relation with the data recorded, and is used as a reference signal of the clock signal recorded. In the above-mentioned wobble detector 20, a wobble signal component can be filtered using a band pass filter from a radial push pull signal, and a wobble signal (wave of WBL of (d) of drawing 4) can be acquired by making this binary.

[0025] As shown in drawing 6, the PURIPITTO detector 23 is constituted by the normalization circuit 57 which normalizes the inputted radial push pull signal, the high-pass filter (HPF) 58, the PURIPITTO binary-ized circuit 59, and the gate processing circuit 71. In the PURIPITTO detector 23, after removing a low-pass component in HPF58 (wave of HPFout of (e) of drawing 4), the so-called PURIPITTO signal (wave of LPP of (f) of drawing 4) can be

acquired by making it binary with the comparator which is the PURIPITTO binary-ized circuit 59.

[0026] Next, a record format of PURIPITTO 46 currently beforehand recorded on the disk 1 is explained using drawing 7. (a) of drawing 7 shows the record format in recording information data, and (b) shows the wobbling condition of the groove truck 42. The recording information data recorded on a disk 1 are beforehand divided per sink frame as an information unit. One sector is formed of 26 sink frames, and one ECC (Error Correcting Code) block is formed of the sector of 16. in addition, 1488 times of the unit length (henceforth T) corresponding to bit spacing specified by record format of the recording information data which record one sink frame on a disk 1 -- that is, (1488xT), it has die length. The frame synchronization data for taking the synchronization for every sink frame are recorded on the part of the head of each sink frame. This frame synchronization data is recorded and that die length of a part is (14xT). Moreover, since the wobble signal is formed considering (186xT) as one period, eight waves of a wobble signal are formed in 1 sink frame.

[0027] PURIPITTO 46 beforehand formed in a disk 1 is formed considering two sink frames as one unit. PURIPITTO 46 is formed in one in the even-numbered sink frame and the odd-numbered sink frame of sink frames. In drawing 7, the condition that PURIPITTO 46 is formed in the even number sink frame which is the even-numbered sink frame is shown. Information is formed in one sink frame in which PURIPITTO 46 exists for the synchronous pit B0 for frame synchronization, the pit B1 showing the even number or odd number of a frame, and pit B-2 that shows data of the existence. The synchronous pit B0 is formed in the top-most vertices of the wobble of a sink frame head, a pit B1 is formed in the top-most vertices of the 2nd wobble of the sink frame, and a pit B3 is formed in the top-most vertices of the 3rd wobble of a sink frame. The synchronous pit B0 is always formed in the head of a sink frame. A pit B1 is formed only when formed in an even number sink frame. Pit B-2 is formed when data are 1. In addition, as the concrete formation approach of PURIPITTO 46, there are some which were indicated by JP,10-154332,A, for example.

[0028] [Actuation in a clock signal generator], next the actuation in the clock signal generator of the gestalt 1 of operation constituted as mentioned above are explained. In the gestalt 1 of operation, the recording information data recorded on a disk 1 are inputted through an interface 13 from an external host computer. After the recording information data is processed in an interface 13, it is outputted to an encoder 9 through CPU12. An encoder 9 generates a modulating signal by making the clock signal for record from the clock signal generation section 70 into a timing signal, and outputs it to the power control circuit 8. The power control circuit 8 performs conversion of waveform of a modulating signal based on the clock signal for record, generates a record signal, and outputs it to the laser drive circuit 7. The laser drive circuit 7 outputs the laser driving signal for driving pickup 50 based on recording information data.

[0029] Pickup 50 irradiates a laser beam A with the laser driving signal supplied from the laser drive circuit 7 at the information recording surface of a disk 1. Record of the data to a disk 1 is performed by the exposure of this laser beam A. On the other hand, at the time of playback actuation of the data recorded on the disk 1, the laser beam A of fixed outgoing radiation power is irradiated by the information recording surface of a disk 1, and the reflected light is received by the photodetector 5. The photodetector 5 which received the reflected light from an information recording surface changes this reflected light into an electrical signal. In a photodetector 5, by performing the operation by the radial push pull method (the push pull method using the photodetector divided by the parting line parallel to the hand of cut of a disk 1), all the addition signals that are a PURIPITTO signal by PURIPITTO 46 and a detecting signal containing the wobble signal and information data of the groove truck 42 are generated, and it outputs to a regenerative amplifier 10 as a radial push pull signal.

[0030] In a regenerative amplifier 10, the radial push pull signal which has the PURIPITTO signal outputted from the photodetector 5 and a wobble signal is amplified. Moreover, a regenerative amplifier 10 performs AGC processing, standardizes a signal, and outputs it to the wobble detector 20 and the PURIPITTO detector 23 through a band pass filter (BPF) 16. Moreover, after performing wave equivalence processing by the equalizer, all the addition signals from a regenerative amplifier 10 standardize signal amplitude by AGC, and output it to a decoder 11. In a decoder 11, while reproducing the data currently recorded based on all the addition signals outputted from a regenerative amplifier 10, a synchronous location is sent out. In CPU12, it records by transmitting the record data transmitted through an interface 13 to an encoder block based on the synchronous timing signal outputted from a decoder 11. In the wobble detector 20, a wobble signal is extracted from the radial push pull signal outputted from the regenerative amplifier 10, and it outputs to the phase comparator 15 which opts for a spindle rotation command, and the 1st phase comparator 21 of the phase-locked loop (PLL) which generates a record clock signal.

[0031] [The configuration of the wobble detector 20], next the configuration of the wobble detector 20 are explained using drawing 5. The radial push pull signal with which normalization processing of the wobble detector 20 was carried out is inputted into a clipping circuit (CLIP) 52, and the PURIPITTO signal component contained in a radial push pull signal is removed. Next, the wobble signal included in a radial push pull signal in BPF53 is extracted, and it is inputted into the wobble binary-ized circuit 55 through an amplifier 54. The glitch signal with which the binary-ized signal outputted from the wobble binary-ized circuit 55 is included in the binary-ized signal in the glitch removal circuit 56 is removed.

[0032] [Actuation of the wobble detector 20], next actuation of the wobble detector 20 are explained using drawing 4. An example of the radial push pull signal (Push-Pull) acquired in a regenerative amplifier 10 is shown in (a) of drawing 4. The wobble signal component, the PURIPITTO signal component, and the noise component are contained in this radial push pull signal. When this radial push pull signal passes in the clipping circuit 52 of the wobble detector 20, it becomes the signal wave form (CLIPout) shown in (b) of drawing 4. In a clipping circuit 52, a PURIPITTO

signal component clips and it is outputted to BPF53. In BPF53, as shown in (c) of drawing 4, the servo noise component and data component which are contained in a radial push pull signal, and a random-noise component are removed (BPFout). The output of BPF53 is inputted into the wobble binary-sized circuit 55 through an amplifier 54, and can acquire a binary-sized wobble signal (WBL) as shown in (d) of drawing 4. In the above-mentioned binary-sized wobble signal, it is a glitch because of a high frequency noise component. Since it generates, a glitch removal wobble signal as shown in (e) of drawing 4 is acquired through the glitch removal circuit 56. On the other hand, a PURIPITTO signal is extracted in the PURIPITTO detector 23 where the radial push pull signal (Push-Pull) from a regenerative amplifier 10 was inputted. The extracted PURIPITTO signal is outputted to the 2nd phase comparator 24.

[0033] [The configuration of the PURIPITTO detector 23], next the configuration of the PURIPITTO detector 23 are explained using drawing 6. The radial push pull signal with which normalization processing of the PURIPITTO detector 23 was carried out is inputted into HPF58. In HPF58, low frequency noises, such as a servo noise contained in a radial push pull signal, are removed, and it is outputted to the PURIPITTO binary-sized circuit 59. The signal made binary from the PURIPITTO binary-sized circuit 59 is inputted into the gate processing circuit 71, and only the synchronous pit B0 in one frame is chosen.

[0034] [Actuation of the PURIPITTO detector 23], next actuation of the PURIPITTO detector 23 are explained using drawing 4. The wobble signal component, the PURIPITTO signal component, and the noise component are contained in the radial push pull signal shown in (a) of drawing 4. When a radial push pull signal passes along HPF58 of the PURIPITTO detector 23, the servo noise component and wobble signal component which are contained in a radial push pull signal, and a low frequency random-noise component are removed. (e) of drawing 4 shows an example of the output signal from HPF58. A binary-sized PURIPITTO signal (LPP) as shows the output of HPF58 to (f) of drawing 4 through the PURIPITTO binary-sized circuit 59 is formed. The phase comparator 15 which performs drive control of the spindle driver 14 compares the wobble signal and rotation reference signal which were outputted from the wobble detector 20. As a result of this comparison, the spindle rotation command signal over the spindle driver 14 is generated so that these signals may be in agreement. In the spindle driver 14, a spindle motor 2 is driven based on the spindle rotation command signal outputted from the phase comparator 15, and a spindle motor 2 is rotated with a predetermined linear velocity.

[0035] Next, the clock signal generation section 70 which is the generation section of the clock signal for record for recording data is explained. In drawing 1, the clock signal generation section 70 is surrounded with an alternate long and short dash line, and is shown. This clock signal generation section 70 generates the clock signal for record based on the phase contrast of the wobble signal and phase reference signal which were extracted, and the phase contrast of the extracted PURIPITTO signal and a phase reference signal. The clock signal generation section 70 in the clock signal generator of the gestalt 1 of operation has the 1st phase comparator 21, the 1st low pass filter (LPF) 22, an adder 26, VCO27, and a counting-down circuit 28 as Rhine connected with the wobble detector 20, as shown in drawing 1. Moreover, it has the 2nd phase comparator 24, the 2nd low pass filter (LPF) 25, and a phase shifter 29 as Rhine connected with the PURIPITTO detector 23 of the clock signal generation section 70.

[0036] In the clock signal generation section 70, the 1st phase comparator 21 carries out the phase comparison of the phase-comparison reference signal for wobbles and wobble signal which are acquired by carrying out 186 dividing of the output of VCO27 in a counting-down circuit 28. The 1st low pass filter 22 undergoes the output from the 1st phase comparator 21, and changes it into a VCO control command. Moreover, the phase shifter 29 into which the phase-comparison reference signal for wobbles outputted from the counting-down circuit 28 is inputted delays the phase-comparison reference signal for wobbles according to the phase contrast of a wobble signal and a PURIPITTO signal, and forms the phase-comparison reference signal for PURIPITTO. The 2nd phase comparator 24 carries out the phase comparison of the phase-comparison reference signal for PURIPITTO and PURIPITTO signal which were outputted from the phase shifter 29. The 2nd low pass filter 25 changes the output from the 2nd phase comparator 24 into a VCO control command, and outputs it to an adder 26. An adder 26 adds the VCO control command based on the PURIPITTO signal outputted from the 2nd low pass filter 25. VCO27 determines an oscillation frequency based on the output from an adder 26. Moreover, in a phase shifter 29, it is also possible by amending the offset value of the phase-comparison reference signal for wobbles to remove offset of the 1st phase comparator 21 and the 2nd phase comparator 24.

[0037] The defect detector 31 outputs a defect signal to the phase-comparison section setting circuit 32, when a defect is detected in the radial push pull signal which has the PURIPITTO signal outputted from a photodetector 5, and a wobble signal. The defect detector 31 has two peak hold circuits, and has the time constant with the 2nd peak hold circuit longer than the 1st peak hold circuit. And the level controller which adjusts the amplitude level of the output signal of the 2nd peak hold circuit is prepared, and the level comparison of the signal from the 1st peak hold circuit and the signal from a level controller is carried out in a comparator. The 1st peak hold circuit is set up according to the defect detection period to compensate. In a peak hold circuit, although it follows in footsteps of generating of a defect mostly and that amplitude level falls, a defect is detected in another peak hold circuit where this peak hold circuit differs from a time constant using amplitude level immediately not following in footsteps of generating of a defect.

[0038] If a defect is detected in the defect detector 31, it will be notified to the phase-comparison section setting circuit 32. The phase-comparison section setting circuit 32 stops the output of the signal which shows the phase comparison from the 1st phase comparator 21 for wobble signals, and the 2nd phase comparator 24 for PURIPITTO

signals. In the 1st phase comparator 21 and 2nd phase comparator 24, although the output signal which shows the phase-comparison information from each stops, frequency information is saved. For example, the 1st phase comparator 21 and 2nd phase comparator 24 output the signal which has the electrical-potential-difference value or current value which shows the phase contrast. In this configuration, the electrical-potential-difference value or current value in front of a defect period is saved, and the frequency information in a defect period is saved by carrying out VCO control with that saved value. Thus, during a defect detection period, for example, the electrical-potential-difference value is saved, with the held electrical-potential-difference value, VCO control is performed and only the frequency information is saved. Therefore, the topology at that time is disregarded. For this reason, when the phase of the wobble signal inputted when it passed over a defect detection period has shifted, the 1st phase comparator 21 outputs the phase error signal shown with the electrical-potential-difference value which corrects a phase error. Consequently, VCO27 performs VCO control with the phase error signal of the 1st phase comparator 21.

[0039] Before canceling the load limitation of the 1st phase comparator 21 at the time of discharge of a defect detection condition, the phase contrast of the wobble signal inputted into the 1st phase comparator 21 and the generated synchronous wobble signal may have shifted. Then, the 1st phase comparator 21 compares each rising edge, and it is constituted and is so that the phase error signal may be outputted. In this case, the 1st phase comparator 21 performs a phase comparison towards phase contrast decreasing most. At this time, the phase-comparison section setting circuit 32 performs a phase-comparison section setup to the 1st phase comparator 21. For example, if the phase of the wobble signal and synchronous wobble signal to compare is phase contrast within the limits set up beforehand, the 1st phase comparator 21 will output the phase error signal at that time as it is. However, with [phase contrast] default value [beyond], a possibility that distortion may have arisen is in a wobble signal under the effect of a noise and others. For this reason, even if the phase contrast beyond default value is detected, the 1st phase comparator 21 outputs the phase error signal to a certain fixed phase contrast (for example, 90 degrees). Thus, in order to omit beyond a certain specific value for the detected phase contrast, phase contrast is the part of the phase contrast specified from the edge of a synchronous wobble signal when it was beyond default value, and the 1st phase comparator 21 once outputs a phase reset signal. However, with [phase contrast] default value [less than], after the 1st phase comparator 21 outputs a phase error signal as it is, the phase-comparison section setting circuit 32 outputs a phase reset signal.

[0040] On the other hand, with [phase contrast] default value [beyond], the 1st phase comparator 21 omits beyond default value for the phase error signal by the phase reset signal, and outputs the phase error signal of default value. Thus, reset processing is performed when phase contrast is beyond default value in the 1st phase comparator 21. By this reset processing, the duty which confirms phase-comparison processing of the following wobble signal and a synchronous wobble signal, and makes the input of both signals a standby condition also achieves the 1st phase comparator 21. As mentioned above, the clock signal generator of the gestalt 1 of operation can realize smooth phase adjustment by the configuration which outputs the phase error signal of default value beforehand so that it may not be suddenly accompanied by the big phase change at the time of discharge of a defect detection condition.

[0041] In the clock signal generator of the gestalt 1 of operation, since the wobble signal inputted at the defect detection period is a doubtful signal, it can also consider as the configuration which suspends the input of the wobble signal itself. Next, the configuration which suspends the input of the wobble signal over the 1st phase comparator 21 during a defect detection period is explained. in the case where discharge, simultaneously the 1st phase comparator 21 of a defect detection condition are operated, when the phase of the inputted wobble signal is behind the synchronous wobble signal, let the edge of an input of the first wobble signal be an invalid. This is because the input edge of a wobble signal is made into an invalid in the section when the defect signal is not canceled. Thus, when the input edge of the first wobble signal is made into an invalid, the comparison of the wobble signal of the one section becomes impossible. When phase-comparison processing is performed with this condition, the phase error signal for compensating the wobble signal of the one section will be outputted, and the clock signal for record will shift by 1 wobble signal as that result. Then, before canceling an output halt of the 1st phase comparator 21 at the time of discharge of a defect detection condition, the phase comparison of a wobble signal and a synchronous wobble signal is performed. Using the detected phase contrast, when it becomes convention phase contrast, reset is performed in the convention location of a synchronous wobble signal. And what is necessary is just to constitute so that phase-comparison processing may be performed from each input of the following wobble signal and a synchronous wobble signal. Thus, if constituted, there will be no problem that the input edge of the wobble signal for a comparison is missing at the time of discharge of a defect detection condition. In the above-mentioned explanation, although the 1st phase comparator 21 for wobbles was explained, the 2nd phase comparator 23 for PURIPITTO can constitute similarly, and the same effectiveness can be acquired.

[0042] Drawing 8 is the block diagram showing the modification of the phase-comparison section setting circuit 32 in the clock signal generator which the gestalt 1 of the above-mentioned implementation shows. As shown in drawing 8, the defect detecting signal from the defect detector 31 is not only inputted, but as for the phase-comparison section setting circuit 320, the wobble signal from the wobble detector 20 and the synchronous wobble signal from a counting-down circuit 28 are inputted. And the phase contrast of a wobble signal and a synchronous wobble signal is judged. Consequently, only when the phase contrast of a wobble signal and a synchronous wobble signal is within the limits set up beforehand, the phase-comparison section setting circuit 320 outputs a reset signal to the 1st phase comparator 21. Thus, the phase-comparison section setting circuit 320 shown in drawing 8 is

constituted so that a reset signal may be outputted only in within the limits of the phase contrast expected. Therefore, the 1st phase comparator 21 is the range where phase contrast does not shift greatly, and the clock signal generator shown in drawing 8 becomes possible [generating the clock signal for record with the high dependability which cannot be easily influenced of a phase shift] by driving in the direction which reduces phase contrast continuously. Here, as range of the phase contrast set up beforehand, it considers, for example as less than **20%, and resets in the place (25% of location of the comparison origin/datum of a synchronous wobble signal to a round term) to which the phase went 90 degrees from the comparison origin/datum of a synchronous wobble signal. By taking the exclusive OR of the wobble signal inputted for example, to the synchronous wobble signal as an example of a configuration of the phase shift detector in the phase-comparison section setting circuit 320, it is constituted so that the ratio of the section (an exclusive-OR signal output yes section (High section)) where the level of both signals differs within 1 wobble section obtained from the synchronous wobble signal may be measured. [0043] The conditions which reset can be further added by constituting so that the property of the inputted wobble signal may be checked in addition to the phase-comparison section setting circuit 320 shown in drawing 8 . For example, by verifying whether the duty ratio of the wobble signal permitted is within the limits defined beforehand, the probability of the inputted wobble signal is judged and the judgment result is added to the conditions which reset. If a duty ratio is in permission, the inputted wobble signal will be confirmed, and the phase-comparison section setting circuit 320 will output a reset signal to the 1st phase comparator 21 so that phase contrast may not shift. Such a phase-comparison section setting circuit 320 is easily realizable if it considers as the configuration which measures the ratio of the High level of the inputted wobble signal, and Low level. About the phase contrast and the duty ratio as conditions which reset, a setup can be changed with the property in which the wobble signal inputted in each operating state under the configuration which makes a setting change, then record actuation etc. from the outside was detected. As mentioned above, the clock signal generator of the gestalt 1 of operation is constituted so that a phase-comparison section setting circuit may restrict the phase-comparison section of the 1st phase comparator at the time of discharge of a defect detection condition. Thereby, even if the phase of a wobble signal has shifted from the synchronous wobble signal, since the clock signal generator of the gestalt 1 of operation is not rapidly drawn in the phase side which mistook the wobble signal and changes a phase gently, it can generate the stable clock signal for record.

[0044] Gestalt 2>> of <<operation Next, it explains, referring to an attached drawing about the gestalt 2 of operation of the clock signal generator of this invention. Drawing 9 is the block diagram showing the configuration of the clock signal generator of the gestalt 2 of operation concerning this invention. In drawing 9 , the same sign is given to what has the same function as the gestalt 1 of the above-mentioned operation, and a configuration, and the explanation is omitted. In the clock signal generator of the gestalt 2 of operation, it explains using DVD-R which is DVD of a postscript mold as an example of an optical disk, and is called a disk 1 for short in the following explanation. In drawing 9 . PURIPITSUTO which a disk 1 has the truck for data logging which carried out wobbling by the wobble signal of a predetermined frequency component, and has this wobble signal and predetermined phase relation is formed. There is no clock signal generator of 31 defect detector in the clock signal generator of the gestalt 1 of the above-mentioned operation of the gestalt 2 of operation, and the phase contrast detector 33 is formed. In the clock signal generator of the gestalt 2 of operation, since other configurations are the same as that of the clock signal generator of the gestalt 1 of the above-mentioned operation, the explanation is omitted.

[0045] In the gestalt 2 of operation, the wobble detector 20 where the radial push pull signal was inputted detects a wobble signal, and outputs the wobble signal to the 1st phase comparator 21, phase contrast detector 33, and phase comparator 15, respectively. The 1st phase comparator 24 detects the phase contrast of a wobble signal and the signal from a counting-down circuit 28, and outputs it to the 1st low pass filter (LPF) 22. The phase contrast detector 33 detects the phase contrast of a wobble signal and the signal from a counting-down circuit 28, and outputs it to the phase-comparison section setting circuit 34. The phase-comparison section setting circuit 34 restricts the section of a phase comparison to the 1st phase comparator 21. The synchronous wobble signal generation circuit 30 is a circuit which generates a synchronous wobble signal, and is constituted by the 1st phase comparator 21, the low pass filter (LPF) 22, the adder 26, the voltage controlled oscillator (VCO), and the counting-down circuit 28. In the clock signal generator of the gestalt 2 of operation, since other configurations and actuation are the same as that of the clock signal generator of the gestalt 1 of the above-mentioned operation, the explanation is omitted.

[0046] Next, actuation of the clock signal generator of the gestalt 2 of operation is explained. In addition, in explanation of the actuation in the gestalt 2 of the following operations, it omits about the part which overlaps the gestalt 1 of the above-mentioned operation, and a different part is explained. As shown in drawing 9 , in the clock signal generator of the gestalt 2 of operation, the wobble signal from the wobble detector 20 and the synchronous wobble signal from a counting-down circuit 28 are inputted into the phase contrast detector 33, and each phase contrast is detected. Only when the detected phase contrast is within the limits of the phase contrast set up beforehand, after outputting the amount of fluctuation (this is hereafter called phase error information for short) which is equivalent to a phase error amount from the 1st phase comparator 21, the phase-comparison section setting circuit 34 outputs a reset signal to the 1st phase comparator 21. Since it is constituted so that the clock signal generator of the gestalt 2 of operation may operate as mentioned above, only when it is within the limits which can expect phase contrast, in the 1st phase comparator 21, the phase error information beyond the phase contrast set up is reset. Therefore, since the 1st phase comparator 21 is operated towards reducing phase contrast continuously in the range in which phase contrast does not become large, the clock signal generator of the gestalt 2

of operation can generate the clock signal for record with the high dependability which cannot be easily influenced of a phase shift.

[0047] In the gestalt 1 of the above-mentioned operation, when detecting a defect detection period and canceling that defect detection condition, the phase contrast of a wobble signal and a synchronous wobble signal is detected, and this phase contrast is put into the reset condition. On the other hand, in the gestalt 2 of operation, even if it is not a defect detection period, this detection actuation is performed continuously. This lessens effect on the clock signal generated from the synchronous wobble signal by the amplitude and phase of the wobble signal inputted at the time of the change in the record condition to a playback condition from the changing point and playback condition from a playback condition to the recorded section of the non-Records Department changing. What is necessary is to consider as within the limits (for example, **60 degrees) set up beforehand also with the phase contrast detected in the gestalt 2 of operation, and just to reset in the place to which only the specific phase (for example, 90 degrees) went from the comparison criteria of a synchronous wobble signal. The phase contrast detector 33 of the gestalt 2 of operation takes an exclusive OR with the wobble signal inputted for example, as the synchronous wobble signal, and within 1 wobble section obtained from the synchronous wobble signal, it is constituted so that the ratio of the section (an exclusive-OR signal output yes section (High section)) when the level of both signals differs may be measured.

[0048] Moreover, in the gestalt 2 of operation, in the state of a record condition and playback, you may constitute so that the entry of this phase contrast permitted may be changed. Furthermore, also in the state of the same playback, you may constitute from the non-Records Department and the recorded section so that the entry of the phase contrast permitted may be changed. Thus, by constituting, it can reset within the limits of the phase contrast permitted according to the condition at that time, and generating of the phase shift more than predetermined can prevent certainly. Furthermore, the clock signal generator of the gestalt of this operation can raise the precision of a clock signal further by measuring the duty ratio of the inputted wobble signal like the gestalt 1 of operation, and adding the conditions of confirming only the input of the duty ratio defined beforehand within the limits.

[0049] The phase contrast detector 33 and the phase-comparison section setting circuit 34 measure the phase contrast of the wobble signal inputted as the synchronous wobble signal, if the clock signal generator of the gestalt 2 of the operation constituted as mentioned above is within the limits of the phase contrast defined beforehand, it will reset the phase-comparison information on the 1st phase comparator 21, and it is constituted so that the phase of a synchronous wobble signal may not be shifted more than predetermined. Thus, the clock signal generator of the gestalt 2 of operation can generate the stable clock signal for record, even when the amplitude and phase of a wobble signal change from a playback condition by constituting at the time of the change of state to a record condition etc.

[0050] Gestalt 3>> of <<operation Next, it explains, referring to an attached drawing about the gestalt 3 of operation of the clock signal generator of this invention. Drawing 10 is the block diagram showing the configuration of the clock signal generator of the gestalt 3 of operation concerning this invention. In drawing 10, the same sign is given to what has the same function as the gestalt 1 of the above-mentioned operation, and a configuration, and the explanation is omitted. In the clock signal generator of the gestalt 3 of operation, it explains using DVD-R which is DVD of a postscript mold as an example of an optical disk, and is called a disk 1 for short in the following explanation. In drawing 10, PURIPITSUTO which a disk 1 has the truck for data logging which carried out wobbling by the wobble signal of a predetermined frequency component, and has this wobble signal and predetermined phase relation is formed. In the clock signal generator of the gestalt 3 of operation, there are not the defect detector 31 of the clock signal generator of the gestalt 1 of the above-mentioned operation and the phase-comparison section setting circuit 32, and the defect detector 35 is formed, and it is constituted so that the signal from the defect detector 35 may be inputted into a counting-down circuit 36. The defect detector 35 is a circuit which detects the defect section, and the counting-down circuit 36 is carrying out dividing of the output voltage of a voltage controlled oscillator (VCO) 27. In the clock signal generator of the gestalt 3 of operation, since other configurations and actuation are the same as that of the clock signal generator of the gestalt 1 of the above-mentioned operation, the explanation is omitted.

[0051] Next, actuation of the clock signal generator of the gestalt 3 of operation is explained. In addition, in explanation of the actuation in the gestalt 3 of the following operations, it omits about the part which overlaps the gestalt 1 of the above-mentioned operation, and a different part is explained. The defect detector 35 detects a defect from the radial push pull signal outputted from the photodetector 5. It is as the gestalt 1 of the above-mentioned operation having explained the detection approach. When a defect is detected, the output of each phase-comparison signal from the 1st phase comparator 21 for wobble signals and the 2nd phase comparator 24 for PURIPITTO signals is stopped. In the 1st phase comparator 21 and 2nd phase comparator 24, although the output of a phase-comparison signal stops, frequency information is saved. For example, it considers as the output signal according to which the phase contrast from the 1st phase comparator 21 is shown with an electrical-potential-difference value or a current value. When the 1st phase comparator 21 saves the electrical-potential-difference value in front of a defect detection period and performs VCO control with the saved electrical potential difference, the frequency information in a defect period is saved. Thus, during a defect detection period, for example, the electrical-potential-difference value is saved, with the held electrical-potential-difference value, VCO control is performed and only the frequency information is saved. However, topology will be lost. Then, according to the phase of the wobble signal inputted once resetting the 1st phase comparator 21, when canceling a defect detection condition, it is ordered the defect detector 35 so that the phase of a synchronous wobble signal may be shifted to

the phase of a wobble signal to a counting-down circuit 36.

[0052] The counting-down circuit 36 in the gestalt 3 of operation has a preset feature, and it not only carries out the signal from VCO27 186 dividing, but it consists of the exteriors, for example so that presetting may be possible. The defect detector 35 outputs a presetting signal to a counting-down circuit 36 synchronizing with the rising edge of the inputted wobble signal at the time of discharge of a defect detection condition. The defect detector 35 presets a counting-down circuit 36 with a presetting signal, outputs a reset signal to the 1st phase comparator 21, and initializes this. Moreover, the defect detector 35 outputs the synchronous wobble signal which was able to take phase simulation to the 1st phase comparator 21, and cancels a halt of the output of the 1st phase comparator 21. [0053] The wobble signal inputted in the defect detection period is a doubtful signal. Then, it constitutes so that the property of the wobble signal inputted into the defect detector 35 may be checked, and the checked property is added to the conditions which perform presetting and reset. For example, the probability of the inputted wobble signal is judged by verifying whether the duty ratio of a permissible wobble signal is within the limits defined beforehand. If the inputted wobble signal is in tolerance, the input of the wobble signal will be confirmed and presetting of a counting-down circuit 36 will be performed. This is easily realizable with the configuration which measures the ratio of the high level (High) and low level (Low) of the inputted wobble signal. Of course, about a duty ratio, if it constitutes so that a setting change may be made from the outside, it will become possible to change a setup with the property of the wobble signal inputted [be / it / under / record actuation / setting etc.].

[0054] The clock signal generator of the gestalt 3 of the operation constituted as mentioned above outputs the signal made in agreement with the phase of the synchronous wobble signal with which the defect detector 35 is outputted from a counting-down circuit 36 to the phase of the wobble signal inputted at the time of discharge of a defect detection condition. And once the defect detector 35 resets the 1st phase comparator 21, the 1st phase comparator 21 including both phase starts [phase-comparison / of both signal] it. For this reason, the clock signal generator of the gestalt 3 of operation can generate the clock signal for record stabilized at the time of discharge of a defect detection condition.

[0055] Gestalt 4>> of <<operation Next, it explains, referring to an attached drawing about the gestalt 4 of operation of the clock signal generator of this invention. Drawing 11 is the block diagram showing the configuration of the clock signal generator of the gestalt 4 of operation concerning this invention. In drawing 11, the same sign is given to what has the same function as the gestalt 1 of the above-mentioned operation, and a configuration, and the explanation is omitted. In the clock signal generator of the gestalt 4 of operation, it explains using DVD-R which is DVD of a postscript mold as an example of an optical disk, and is called a disk 1 for short in the following explanation. In drawing 11, a disk 1 has the truck for data logging which carried out wobbling by the wobble signal of a predetermined frequency component, and PURIPITSUTO which has predetermined phase relation is formed with this wobble signal. There is no clock signal generator of the defect detector 31 of the clock signal generator of the gestalt 1 of the above-mentioned operation and 32 phase-comparison section setting circuit of the gestalt 4 of operation, it has formed the phase contrast detector 37, and it was constituted and there is so that the signal from the phase contrast detector 37 may be inputted into a counting-down circuit 38. The phase contrast detector 37 detects the phase contrast of a wobble signal and a synchronous wobble signal — it comes out, and it is and a counting-down circuit 38 carries out dividing of the output voltage of a voltage controlled oscillator (VCO) 27. In the clock signal generator of the gestalt 4 of operation, since other configurations and actuation are the same as that of the clock signal generator of the gestalt 1 of the above-mentioned operation, the explanation is omitted.

[0056] Next, actuation of the clock signal generator of the gestalt 4 of operation is explained. In addition, in explanation of the actuation in the gestalt 4 of the following operations, it omits about the part which overlaps the gestalt 1 of the above-mentioned operation, and a different part is explained. As shown in drawing 11, a wobble signal and a synchronous wobble signal are inputted into the phase contrast detector 37, and the phase contrast of a wobble signal and a synchronous wobble signal is detected. Only when the detected phase contrast is within the limits of the set point, the phase contrast detector 37 is constituted so that a reset signal may be outputted to the 1st phase comparator 21, and a reset action is performed so that it may not have the phase error information more than the range of the phase contrast expected. For example, the phase contrast of a wobble signal and a synchronous wobble signal is 10 degrees or more, and if it resets when phase contrast 90 degrees or less occurs, less than 90 phase changes can be controlled. Therefore, the 1st phase comparator 21 is driven so that it may become the direction which reduces phase contrast continuously in the range in which phase contrast does not become large.

[0057] Furthermore, in the clock signal generator of the gestalt 4 of operation, when a phase changes from a playback condition to a record condition, as the gestalt 3 of the above-mentioned operation explained, the counting-down circuit 38 is constituted so that it may have a preset feature, and the phase contrast detector 37 outputs the presetting signal which synchronized with the rising edge of the inputted wobble signal to the 1st phase comparator 21, and initializes it. Moreover, the phase contrast detector 37 outputs said presetting signal to a counting-down circuit 38, and presets it. And the phase contrast detector 37 outputs a reset signal to the 1st phase comparator 21, and a counting-down circuit 38 outputs the synchronous wobble signal which was able to take phase simulation to the 1st phase comparator 21. Thus, the result which carried out the phase comparison is outputted by inputting the inputted wobble signal and the synchronous wobble signal which was able to take phase simulation into the 1st phase comparator 21. Thus, by constituting, the clock signal generator of the gestalt 4 of operation can generate the clock signal for record which cannot be easily influenced of a phase shift. With the gestalt 3 of the above-mentioned operation, when detecting a defect detection period and canceling a defect detection condition, phase-

comparison processing is performed. On the other hand, in the clock signal generator of the gestalt 4 of operation, phase-comparison processing is always performed regardless of the defect detection period. Thus, by constituting, effect on the clock signal generated from the synchronous wobble signal by the amplitude and phase of the wobble signal inputted at the time of the change in the record condition to a playback condition from the changing point and playback condition from a playback condition to the recorded section of the non-Records Department changing can be lessened. What is necessary is to make the range of the phase contrast detected at this time into within the limits set up beforehand, and just to perform presetting and reset in the place to which only the specific phase went from the comparison criteria of a synchronous wobble signal. In addition, it is also possible to constitute possible [modification of the entry of the phase contrast which constitutes possible / modification of the entry of the phase contrast permitted in a record condition and a playback condition /, and is permitted also in the state of the same playback by the difference between the non-Records Department and the recorded section]. Thus, by constituting, it resets within the limits of the phase contrast permitted according to the condition at that time, and it becomes possible to constitute so that the phase error more than predetermined may not occur.

[0058] The clock signal generator of the gestalt 4 of the operation constituted as mentioned above detects phase contrast with the wobble signal into which the phase contrast detector 37 was inputted as the synchronous wobble signal, and if the detected phase contrast is within the limits defined beforehand, it will reset the phase-comparison information on the 1st phase comparator 21, and it presets a counting-down circuit 38 so that the phase of a synchronous wobble signal may be made in agreement. Thus, since the clock signal generator of the gestalt 4 of operation is constituted so that phase contrast may not be shifted more than predetermined, even when the amplitude and phase of a wobble signal change from a playback condition at the time of the change of state to a record condition etc., it can generate the stable clock signal for record.

[0059] Gestalt 5>> of <<operation Next, it explains, referring to an attached drawing about the gestalt 5 of operation of the clock signal generator of this invention. Drawing 12 is the block diagram showing the configuration of the clock signal generator of the gestalt 5 of operation concerning this invention. In drawing 12, the same sign is given to what has the same function as the gestalt 1 of the above-mentioned operation, and a configuration, and the explanation is omitted. In the clock signal generator of the gestalt 5 of operation, it explains using DVD-R which is DVD of a postscript mold as an example of an optical disk, and is called a disk 1 for short in the following explanation. In drawing 12, PURIPITSUTO which a disk 1 has the truck for data logging which carried out wobbling by the wobble signal of a predetermined frequency component, and has this wobble signal and predetermined phase relation is formed. There is no clock signal generator of the defect detector 31 of the clock signal generator of the gestalt 1 of the above-mentioned operation and 32 phase-comparison section setting circuit of the gestalt 5 of operation, and the input electronic switch 39 is established in the preceding paragraph of an adder 26 in the synchronous wobble signal generation circuit 300. The input electronic switch 39 carries out a selection setup of the output from the 1st low pass filter (LPF) 22 for wobbles, and the output from the 2nd low pass filter (LPF) 25 for PURIPITTO according to an operating condition based on the signal from CPU12. In the clock signal generator of the gestalt 5 of operation, since other configurations and actuation are the same as that of the clock signal generator of the gestalt 1 of the above-mentioned operation, the explanation is omitted.

[0060] Next, actuation of the clock signal generator of the gestalt 5 of operation is explained. In addition, in explanation of the actuation in the gestalt 5 of the following operations, it omits about the part which overlaps the gestalt 1 of the above-mentioned operation, and a different part is explained. In the synchronous wobble signal generation circuit 300 in the clock signal generator of the gestalt 5 of operation, in a counting-down circuit 28, 186 dividing of outputs of a voltage controlled oscillator (VCO) 27 is carried out, and the phase-comparison reference signal for wobbles is formed. The 1st phase comparator carries out the phase comparison of a wobble signal and the phase-comparison reference signal. The signal from the 1st phase comparator 21 is inputted, and the 1st low pass filter (LPF) 22 is changed into the VCO control command based on a wobble signal. A phase shifter 29 delays the phase-comparison reference signal for wobbles outputted from the counting-down circuit 28 according to the phase contrast of a wobble signal and a PURIPITTO signal, and forms the phase-comparison reference signal for PURIPITTO. The 2nd phase comparator 24 carries out the phase comparison of the phase-comparison reference signal and PURIPITTO signal for PURIPITTO which were outputted from the phase shifter 29. The 2nd low pass filter (LPF) 25 changes the output from the 2nd phase comparator 24 into the VCO control command based on a PURIPITTO signal. The input electronic switch 39 changes and outputs the VCO control command outputted from the 1st low pass filter (LPF) 22 to the adder 26 with the instruction from CPU12, and the VCO control command outputted from the 2nd low pass filter (LPF) 25, or it is constituted so that it can output to coincidence. VCO27 determines an oscillation frequency based on the output from an adder 26.

[0061] Next, change actuation with the VCO control command based on the wobble in the input electronic switch 39 and the VCO control command based on PURIPITTO is explained. In the following explanation, the case where the postscript to a specific point with a disk 1 etc. is performed is assumed. First, the information in the system area of a disk 1 etc. is read, and the address, record conditions, etc. which show the location which starts record are read. Next, seek operation to the point which starts record actuation is performed. By generating a synchronous wobble signal in a short time after this seek operation, the clock signal for record must be generated and record actuation must be started. Then, a phase comparison is performed in each phase comparator 21 and 24, and it becomes an important point how a synchronous wobble signal is generated for a short time from the inputted wobble signal and a PURIPITTO signal. In the clock signal generation equipment of the gestalt 5 of operation, the input electronic switch 39 suspends the output from the 2nd low pass filter (LPF) 25 by the side of PURIPITTO before seek operation first

with the instruction from CPU12, and it is set up, for example so that only the output from the 1st low pass filter (LPF) 22 by the side of a wobble may be confirmed. Thus, seek operation is performed where the input electronic switch 39 is set up. A synchronous wobble signal is generated after seek operation termination only using the wobble signal extracted by the wobble detector 20.

[0062] Next, after phase drawing-in processing being performed by only the wobble signal and forming a synchronous wobble signal, it is set up so that the output from the 2nd low pass filter (LPF) 25 by the side of PURIPITTO may become effective. And in an adder 26, the phase-comparison signal of the PURIPITTO signal outputted to the phase-comparison signal of the wobble signal outputted from the 1st low pass filter (LPF) 22 from the 2nd low pass filter (LPF) 25 is added. Pickup carries out high-speed migration of between the distance of the abbreviation radius of a disk 1 into seek operation in many cases. The wobble signal or PURIPITTO signal which are inputted into the midst which pickup is moving are not so effective. Moreover, in the roll control of a disk 1, it may rotate at a different rate from the usual playback rotational speed at the time of initial starting and seek operation etc. In this case, since the wobble signal or PURIPITTO signal which are extracted are not effective, the input electronic switch 39 changes each phase-comparison signal inputted into an adder 26 only to a wobble signal, and reduces fluctuation of the clock signal generated. This is for generating quickly only the synchronous wobble signal used as initial value, when starting synchronous drawing in from the point used as the target of a disk 1.

[0063] In order to reduce fluctuation of the clock signal for record generated from the synchronous wobble signal and synchronous wobble signal in seek operation, the input electronic switch 39 suspends the phase-comparison output from the 2nd phase comparator 24 by the side of a PURIPITTO signal as mentioned above. Moreover, if required, the input electronic switch 39 will suspend the phase-comparison output of a wobble signal, and as an adder 26 outputs the signal with which VCO27 has the frequency of about 140kHz near the frequency of a synchronous wobble signal to VCO27, it will output a predetermined electrical potential difference. In the last actuation of seek operation, pickup moves to the point near the target mostly, and the address information by the record signal and PURIPITTO signal with which the rotational frequency was usually controlled and recorded on rate extent is read. Moreover, phase-comparison processing of the wobble signal for generating the clock signal for record to coincidence is started. It is necessary to generate the synchronous wobble signal by the wobble signal and the PURIPITTO signal after checking address information, by the time it arrives at a recording start location, and to generate the clock signal for record. As the frequency of a wobble signal is shown in (f) of drawing 4 to being about 140kHz, a PURIPITTO signal is outputted only to the specific wobble signal section. Then, the inputted wobble signal generates a synchronous wobble signal first. Then, the location where a PURIPITTO signal is likely to be outputted using the gate signal by the gate processing circuit 71 of the PURIPITTO detector 23 shown in drawing 6 etc. is pinpointed, and phase-comparison processing is performed in the 2nd phase comparator 24. It becomes possible for a phase shift not to arise and to generate the clock signal for record until the input of a PURIPITTO signal will be lost, once the phase-comparison processing by the PURIPITTO signal is realizable.

[0064] If each phase-comparison processing of a wobble signal and a PURIPITTO signal is performed to coincidence when seek operation is completed, before phase-comparison processing of the synchronous wobble signal by the wobble signal is completed, phase-comparison processing of a PURIPITTO signal will begin. Unless the synchronous circuit of the synchronous wobble signal by phase-comparison processing is stabilized, the gate location of a previous PURIPITTO signal is not decided. Unless a synchronous wobble signal is stabilized by record actuation initiation, shortening of time amount until it stabilizes the clock signal for record cannot be attained. Therefore, in the clock signal generator of the gestalt 5 of operation, the output from the 2nd low pass filter (LPF) 25 by the side of PURIPITTO was once suspended before seek operation, and the procedure which confirms the output from the 2nd low pass filter (LPF) 25 again after the phase drawing-in processing by the wobble signal after seek operation is completed. Thereby, it becomes possible to stabilize the clock signal for record of the clock signal generator of the gestalt 5 of operation for a short time.

[0065] In addition, the above-mentioned input change actuation is effective actuation also in the control when performing trial writing when setting up the record conditions not only at seek operation order but the time of starting. Moreover, when pickup flies by vibration etc. during record actuation, and detect the tracking blank, making it return to the original location and generating a synchronous wobble signal, the above-mentioned input change actuation is used. Namely, what is necessary is just to perform input change actuation of adding the output from the 2nd low pass filter (LPF) 25 by the side of PURIPITTO first and performing early phase drawing-in processing only by the wobble signal. Furthermore, the effectiveness which can generate the clock signal for record stabilized for a short time can be done so by combining with the input change actuation for accelerating phase drawing in by the seek operation in the clock signal generator of the gestalt 5 of the above-mentioned operation, and combining the defect processing currently explained in the gestalt of the above-mentioned operation, and phase bubble ***** by phase shift detection.

[0066] Gestalt 6>> of <<operation Next, it explains, referring to an attached drawing about the gestalt 6 of operation of the clock signal generator of this invention. Drawing 13 is the block diagram showing the configuration of the clock signal generator of the gestalt 6 of operation concerning this invention. In drawing 13, the same sign is given to what has the same function as the gestalt 1 of the above-mentioned operation, and a configuration, and the explanation is omitted. In the clock signal generator of the gestalt 6 of operation, it explains using DVD-R which is DVD of a postscript mold as an example of an optical disk, and is called a disk 1 for short in the following explanation. In drawing 13, PURIPITSUTO which a disk 1 has the truck for data logging which carried out wobbling

by the wobble signal of a predetermined frequency component, and has this wobble signal and predetermined phase relation is formed.

[0067] There is no clock signal generator of the defect detector 31 of the clock signal generator of the gestalt 1 of the above-mentioned operation and 32 phase-comparison section setting circuit of the gestalt 6 of operation, and the defect detector 60 and the addition electronic switch 61 are formed. The defect detector 60 detects a defect from the radial push pull signal which has the PURIPITTO signal outputted from a photodetector 5, and a wobble signal, and outputs the defect signal to the addition electronic switch 61. The defect detector 60 has two peak hold circuits, and has the time constant with the 2nd peak hold circuit longer than the 1st peak hold circuit. And the level controller which adjusts the amplitude level of the output signal of the 2nd peak hold circuit is prepared, and it is constituted so that the level comparison of the signal from the 1st peak hold circuit and the signal from a level controller may be carried out in a comparator. The addition electronic switch 61 restricts a synchronous wobble signal to a defect period, and adds it to a wobble signal. In the clock signal generator of the gestalt 6 of operation, since other configurations and actuation are the same as that of the clock signal generator of the gestalt 1 of the above-mentioned operation, the explanation is omitted.

[0068] Next, actuation of the clock signal generator of the gestalt 6 of operation is explained. In addition, in explanation of the actuation in the gestalt 6 of the following operations, it omits about the part which overlaps the gestalt 1 of the above-mentioned operation, and a different part is explained. In the defect detection period, as the gestalt 1 of the above-mentioned operation explained, the level of the inputted wobble signal becomes low and topology is not saved surely in many cases. Then, in a defect detection period, there is an input signal alternate method of the defect detection period of changing the detected wobble signal to a synchronous wobble signal. However, a phase shift with the original wobble signal inputted as the synchronous wobble signal at the time of defect detection period termination occurs in many cases. This inclination becomes so strong that a defect detection period becomes long. So, in the clock signal generator of the gestalt 6 of operation, it restricts to a defect detection period and a synchronous wobble signal is added to the original wobble signal. It is constituted so that a delay circuit etc. may be put into the synchronous wobble signal added at this time and the wobble signal and phase of the inputted origin may be mostly in agreement. In the clock signal generator of the gestalt 6 of operation, by forming the addition electronic switch 61, it restricts to a defect detection period and a wobble signal is added to a synchronous wobble signal. Let some be the small amplitude to the amplitude of the usual wobble signal about the degree of addition of a synchronous wobble signal.

[0069] In a clock signal generator, when a defect is detected, a wobble signal does not become small immediately, and the amplitude is not necessarily then lost immediately. Then, addition of a synchronous wobble signal is started to a wobble signal noting that the defect detector 60 detects a defect, when the amplitude of the wobble signal by defects, such as a blemish, begins to become small. The amplitude of the wobble signal inputted soon becomes small, and the synchronous wobble signal currently added becomes dominant in the period. The phase comparison of the output signal from the wobble detector 20 at that time is inputted and carried out to the 1st phase comparator 21. Then, adding a synchronous wobble signal to the inputted wobble signal until it reaches regular amplitude level even if pickup passes through defect detection locations, such as a blemish, and the amplitude of an input wobble signal returns is continued, without canceling processing of a defect detection period immediately. Finally, when the amplitude of the inputted wobble signal returns more than regular amplitude level, the addition electronic switch 61 cancels a defect detection condition, and suspends addition processing of a synchronous wobble signal.

[0070] Taking advantage of the component of the wobble signal inputted during the defect detection period, the clock signal generator of the gestalt 6 of operation added the synchronous wobble signal to the wobble signal, and has prepared the circuit which carries out bottom raising of the amplitude of a wobble signal. The part which added the synchronous wobble signal to the inputted wobble signal during the defect detection period in the clock signal generator of the gestalt 6 of operation by this, and the amplitude are large. Therefore, on level just before returning from a defect detection period, sufficient amplitude level for addition of a synchronous wobble signal to perform a phase comparison is reached. Therefore, even if it is during a defect detection period, the amplitude of the signal which added the synchronous wobble signal to the inputted wobble signal can shorten the configuration which confirms phase-comparison processing by the 1st phase comparator 21, then the hold period by the defect detection period in the section more than regular amplitude value. Thus, by constituting, the clock signal generator of the gestalt 6 of operation can return early from a defect detection condition. In addition, the clock signal generator which can output few clock signals for record of a jitter further can be obtained by constituting so that the level of the synchronous wobble signal to add can be changed at the time of termination at the time of halfway at the time of initiation of addition processing. Moreover, in the gestalt 6 of operation, you may constitute so that the level of the synchronous wobble signal which should measure and add signal level, such as a wobble signal, by the defect detector 60 or another detector can be set up. Thus, the constituted clock signal generator can realize level setting for every period, and can control fluctuation of the clock signal for record by output fluctuation of the 1st phase comparator 21 generated at the moment of canceling a defect detection condition by the phase shift with the wobble signal inputted as the synchronous wobble signal.

[0071] At the time of defect detection, even if the clock signal generators of the gestalt 6 of the operation constituted as mentioned above are which operating state at the time of playback actuation etc. at the time of record actuation, they become possible [acquiring few clock signals for record of a jitter]. Consequently, the clock signal generator of the gestalt 6 of operation has the description which is not made to generate overwrite and a message on the occasion of the postscript which moves from recorded playback to a record condition, and is not in

conventional equipment. In addition, in the explanation in the gestalt of each above operation, although the optical disk was explained using DVD-R, this invention is not limited to this and can be similarly carried out about other optical disks and a magneto-optic disk.

[0072]

[Effect of the Invention] As mentioned above, this invention has the following effectiveness so that clearly from the place explained to the detail about the gestalt of operation. Even when phase contrast occurs the inputted wobble signal, the generated synchronous wobble signal, and in between in the time of discharge of a defect detection condition, and a postscript etc. according to the clock signal generator of this invention, it has the function not to draw in the phase side which mistook the phase of a wobble signal rapidly, and to change a phase gently, by restricting the phase-comparison section of a phase comparator. Therefore, the clock signal generator of this invention can generate the highly precise clock signal for record which did not generate the clock signal for record in the mistaken location, and was stabilized, and can output few clock signals for record of a jitter. Moreover, it sets to the clock signal generator of this invention. In record playback luminescence power having been changed in the time of modification in the record actuation from playback actuation instead of a defect etc., and the continuity of a wobble signal having broken off etc. Only when the phase contrast of a wobble signal and the generated synchronous wobble signal is phase contrast within the limits set up beforehand, a phase-comparison section setting signal can be outputted and the stable clock signal with which phase contrast does not shift greatly suddenly can be generated. Furthermore, according to the clock signal generator of this invention, on the occasion of a roll control etc., when it differs from the usual playback rotational speed, such as the time of initial starting and seek operation, fluctuation of the clock signal generated can be sharply reduced by changing the Gentlemen phase comparison signal inputted into an adder.

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-50128

(P2002-50128A)

(43)公開日 平成14年2月15日 (2002.2.15)

(51)Int.Cl.⁷
G 1 1 B 20/10
7/004

識別記号
3 5 1

F I
G 1 1 B 20/10
7/004

テマコード(参考)
3 5 1 Z 5 D 0 4 4
A 5 D 0 9 0

審査請求 未請求 請求項の数 8 O L (全 20 頁)

(21)出願番号 特願2000-235841(P2000-235841)

(22)出願日 平成12年8月3日(2000.8.3)

(71)出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72)発明者 藤本 和生
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 甲斐 勲
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74)代理人 100062926
弁理士 東島 隆治

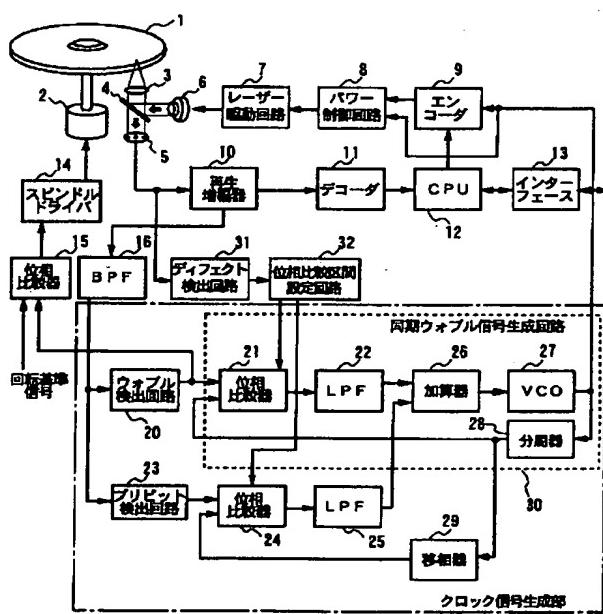
最終頁に続く

(54)【発明の名称】 クロック信号発生装置

(57)【要約】

【課題】 光ディスク等の記録媒体への記録に使用されるクロック信号発生装置において、ディフェクトによるノイズ成分が疊重された場合に、ディフェクト検出後の位相差変動により、同期ウォブル信号の位相が変化して、記録の際のクロック信号の変動が発生し、書き込み位置制御の精度が低減するという問題を解決したクロック信号発生装置を提供すること。

【解決手段】 クロック信号発生装置は、ウォブル信号を抽出するウォブル信号検出回路と、抽出されたウォブル信号の位相同期を行なう位相比較器を有する同期ウォブル信号生成回路と、光ディスク上のディフェクトを検出するディフェクト検出回路と、位相比較器の位相比較区間を設定する位相比較区間設定回路とを有し、位相比較区間設定手段がディフェクト検出状態の解除時に位相比較器の位相比較区間を制限して位相比較を行うよう構成されている。



【特許請求の範囲】

【請求項1】 所定の周波数のオーブル信号で記録用トラックをオーブリングし、前記オーブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記オーブル信号に位相同期した同期オーブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、

前記オーブル信号を抽出するためのオーブル信号検出手段と、

抽出された前記オーブル信号に位相同期を行うための位相比較器を有する同期オーブル信号生成手段と、

前記光ディスク上のディフェクトを検出するためのディフェクト検出手段と、

前記位相比較器の位相比較区間を設定し、ディフェクト検出状態の解除時に前記位相比較器の位相比較区間を制限するための位相比較区間設定手段と、を具備することを特徴とするクロック信号発生装置。

【請求項2】 所定の周波数のオーブル信号で記録用トラックをオーブリングし、前記オーブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記オーブル信号に位相同期した同期オーブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、

前記オーブル信号を抽出するためのオーブル信号検出手段と、

抽出された前記オーブル信号に位相同期を行う位相比較器を有する同期オーブル信号生成手段と、

前記前記オーブル信号の位相と生成された同期オーブル信号の位相差を検出するための位相差検出手段と、

前記位相差検出手段により検出された前記オーブル信号と生成された同期オーブル信号との位相差が予め設定された位相差範囲内であるときにのみ、比較区間設定信号を前記位相比較器に出力し、前記位相比較器の位相比較区間を設定するための位相比較区間設定手段と、を具備することを特徴とするクロック信号発生装置。

【請求項3】 前記位相比較区間設定手段が、前記オーブル信号が予め設定されたデューティ比以内であるときにのみ、比較区間設定信号を前記位相比較器に出力するよう構成されたことを特徴とする請求項1または請求項2記載のクロック信号発生装置。

【請求項4】 所定の周波数のオーブル信号で記録用トラックをオーブリングし、前記オーブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記オーブル信号に位相同期した同期オーブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、

前記オーブル信号を抽出するためのオーブル信号検出手段

段と、

前記光ディスク上のディフェクトを検出するディフェクト検出手段と、
抽出された前記オーブル信号に位相同期を行う位相比較器を有し、前記位相比較器の位相情報に従い同期オーブル信号を生成するとともに、ディフェクト検出状態の解除時に前記オーブル信号の立ち上がりもしくは立ち下がりのタイミングに同期した同期オーブル信号を生成するための同期オーブル信号生成手段と、を具備することを特徴とするクロック信号発生装置。

【請求項5】 所定の周波数のオーブル信号で記録用トラックをオーブリングし、前記オーブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記オーブル信号に位相同期した同期オーブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、

前記オーブル信号を抽出するオーブル信号検出手段と、
抽出された前記オーブル信号に位相同期を行う位相比較器を有し、前記位相比較器の位相情報に従い同期オーブル信号を生成するための同期オーブル信号生成手段と、前記オーブル信号と生成された同期オーブル信号との位相差を検出する位相差検出手段とを具備し、
前記同期オーブル信号生成手段が、前記位相差検出手段により検出された位相差が予め設定された位相差以上であれば、前記オーブル信号の立ち上がりもしくは立ち下がりのタイミングに同期した同期オーブル信号を生成することを特徴とするクロック信号発生装置。

【請求項6】 所定の周波数のオーブル信号で記録用トラックをオーブリングし、前記オーブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記オーブル信号に位相同期した同期オーブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、

前記オーブル信号を抽出するオーブル信号検出手段と、前記プリピット信号を抽出するプリピット信号検出手段と、

前記オーブル信号と記録用クロック信号の第1の分周信号との位相差を検出する第1の位相比較手段と、

前記プリピット信号と記録用クロック信号の第2の分周信号の位相差を検出する第2の位相比較手段と、

前記第1の位相比較手段の出力である第1の位相比較信号と前記第2の位相比較手段の出力である第2の位相比較信号とを加算する加算器と、

前記光ディスクの回転制御に伴い前記加算器に入力される前記第1の位相比較信号と前記第2の位相比較信号とを選択設定するための入力切替手段と、

前記加算器の出力に基づいて記録用クロック信号を出力する発振回路と、を具備することを特徴とするクロック

信号発生装置。

【請求項7】 前記入力切替手段が、シーク動作制御を行う前に前記第1の位相比較信号のみを前記加算器に入力し、シーク動作終了後で前記第1の位相比較信号に位相同期した記録用クロック信号を生成した後に前記第2の位相比較信号を前記加算器に入力して、前記第1の位相比較信号と前記第2の位相比較信号を前記加算器において加算するよう構成したことを特徴とする請求項6記載のクロック信号発生装置。

【請求項8】 所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、

前記ウォブル信号を抽出するウォブル信号検出手段と、抽出された前記ウォブル信号に位相同期を行う位相比較器を有する同期ウォブル信号生成手段と、

前記光ディスク上のディフェクトを検出するディフェクト検出手段と、

前記ディフェクト検出手段によりディフェクトが検出された区間において前記ウォブル信号に対し前記同期ウォブル信号を加算する加算切替手段と、を具備することを特徴とするクロック信号発生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、追記可能な記録用光ディスク等の記録媒体に情報を記録するデータ記録装置において用いられるクロック信号発生装置に関する。

【0002】

【従来の技術】 一般に、記録用光ディスクには、記録用クロック信号を生成するための基準としてトラックが運動（ウォブリング）されている。このような記録用光ディスクに情報を記録するデータ記録装置におけるクロック信号発生装置では、上記のようなトラックからウォブル信号を抽出した後、このウォブル信号に同期したクロック信号を生成して、各種データを目標位置に記録している。近年、記録用光ディスクの高密度化に伴い、隣接するトラック間のピッチが狭くなっている。この結果、光ビームが照射されたトラックに隣接するトラックからの光の漏れ込み、いわゆるクロストークが起こり、検出されるウォブル信号が本来のウォブル信号に対して位相がずれるといった現象が発生している。従って、検出したウォブル信号に基づき生成したクロック信号では、目標の位置に正確にデータを記録できないといった問題が発生していた。

【0003】 また、記録用光ディスク上に傷や埃等によるディフェクト（欠陥）が存在すると、このディフェクトによりウォブル信号上にパルス状のノイズが重畠され

る場合がある。このような場合に、そのディフェクトを検出してプリピット信号等が誤検出されるという問題がある。このような誤検出を低減する方法としては、例えば特開平11-283248号公報に記載されたプリピット検出装置が知られている。特開平11-283248号公報のプリピット検出装置は、複合信号抽出部により光ディスクからの反射光から複合信号を抽出し、この複合信号からプリピット信号とウォブル信号を抽出している。同期ウォブル信号生成部は、複合信号から抽出されたウォブル信号の周波数と位相が同期した同期ウォブル信号を生成する。ディフェクト検出部が光ディスク上のディフェクトを検出したとき、マルチプレクサが複合信号を同期ウォブル信号に置換する。このようにディフェクトを検出した期間だけ、ノイズ等が含まれない同期ウォブル信号に置き換える構成のため、特開平11-283248号公報に開示されたプリピット検出装置の後段において、誤ったプリピット信号の検出を防止している。

【0004】

【発明が解決しようとする課題】 上記のように、従来のプリピット検出装置は、傷などによるディフェクトを検出した期間においてのみ、そのときの複合信号をディフェクトの影響を受けない同期ウォブル信号に置換するよう構成されているため、そのディフェクト検出期間においては誤ったプリピット信号の出力を防止している。しかし、ディフェクト検出期間が終了すれば、同期ウォブル信号から複合信号に入力信号が切り替わるため、抽出されたウォブル信号が位相比較器に入力される。光ディスクの記録済みの箇所においてディフェクトが発生した場合、ディフェクト検出期間終了後は、周波数や位相の異なったウォブル信号が入力される場合があり、このため、抽出されたウォブル信号と同期ウォブル信号との位相差が大きくなることがある。この結果、ディフェクト検出期間終了後に生じた位相差に従い位相比較器が位相差情報を出力したとき、その位相差が大きい場合には、ウォブル信号が誤った位相側に引っ張られる場合があった。また、位相差が大きい場合には、同期ウォブル信号の位相を調整するために、同期ウォブル信号の位相を急に変更するような制御が行われる。この結果、入力されたウォブル信号から生成されるクロック信号の変動が大きくなるという問題があった。

【0005】 本発明は、光ディスク上のディフェクトを検出した期間（以後、ディフェクト検出期間と略称）の終了時等において、入力されたウォブル信号の位相が同期ウォブル信号の位相と異なっていても、ウォブル信号の位相を誤った位相側に急激に引き込むことなく緩やかに位相を変更して、誤った位置での記録用クロック信号の生成を防止して、安定した記録用クロック信号を生成することができるクロック信号発生装置を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明に係るクロック信号発生装置は、所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、前記ウォブル信号を抽出するためのウォブル信号検出手段と、抽出された前記ウォブル信号に位相同期を行うための位相比較器を有する同期ウォブル信号生成手段と、前記光ディスク上のディフェクトを検出するためのディフェクト検出手段と、前記位相比較器の位相比較区間を設定し、ディフェクト検出状態の解除時に前記位相比較器の位相比較区間を制限するための位相比較区間設定手段とを具備する。このように構成されたクロック信号発生装置によれば、ディフェクト検出状態の解除時において、同期ウォブル信号の位相と入力されたウォブル信号の位相が異なっていても、同期ウォブル信号の位相を誤った位相側に急激に引き込まないよう緩やかに位相を変更し、誤った位置での記録用のクロック信号を生成することのない安定したクロック信号を生成することができる。

【0007】他の観点による発明のクロック信号発生装置は、所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、前記ウォブル信号を抽出するためのウォブル信号検出手段と、抽出された前記ウォブル信号に位相同期を行う位相比較器を有する同期ウォブル信号生成手段と、前記前記ウォブル信号の位相と生成された同期ウォブル信号の位相差を検出するための位相差検出手段と、前記位相差検出手段により検出された前記ウォブル信号と生成された同期ウォブル信号との位相差が予め設定された位相差範囲内であるときにのみ、比較区間設定信号を前記位相比較器に出力し、前記位相比較器の位相比較区間を設定するための位相比較区間設定手段とを具備する。このように構成されたクロック信号発生装置においては、ディフェクトではなく、再生動作から記録動作への変更時等において記録再生発光パワーが変更されてウォブル信号の連続性が途切れた等の場合に、ウォブル信号と生成された同期ウォブル信号との位相差が、予め設定された位相差範囲内であるときにのみ、位相比較区間設定信号の出力をっている。このため、本発明のクロック信号発生装置によれば位相差が急に大きくずれることのない安定したクロック信号を生成することができる。

【0008】他の観点による発明のクロック信号発生装

置は、所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、前記ウォブル信号を抽出するためのウォブル信号検出手段と、前記光ディスク上のディフェクトを検出するディフェクト検出手段と、抽出された前記ウォブル信号に位相同期を行なう位相比較器を有し、前記位相比較器の位相情報に従い同期ウォブル信号を生成するとともに、ディフェクト検出状態の解除時に前記ウォブル信号の立ち上がりもしくは立ち下がりのタイミングに同期した同期ウォブル信号を生成するための同期ウォブル信号生成手段とを具備する。このように構成されたクロック信号発生装置によれば、ディフェクト検出状態の解除時において、同期した同期ウォブル信号と入力されたウォブル信号との位相が異なっていても、誤った位置での記録用クロック信号を生成することができない、安定したクロック信号を生成することができる。

【0009】他の観点による発明のクロック信号発生装置は、所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であって、前記ウォブル信号を抽出するウォブル信号検出手段と、抽出された前記ウォブル信号に位相同期を行なう位相比較器を有し、前記位相比較器の位相情報を従い同期ウォブル信号を生成するための同期ウォブル信号生成手段と、前記ウォブル信号と生成された同期ウォブル信号との位相差を検出する位相差検出手段とを具備し、前記同期ウォブル信号生成手段が、前記位相差検出手段により検出された位相差が予め設定された位相差以上であれば、前記ウォブル信号の立ち上がりもしくは立ち下がりのタイミングに同期した同期ウォブル信号を生成する。このように構成されたクロック信号発生装置によれば、ディフェクトではなく、再生動作から記録動作への変更時等に記録再生発光パワーが変更されてウォブル信号の連続性が途切れた等の場合においても、位相差のずれによるクロック信号のずれをできる限り低減することができる。

【0010】他の観点による発明のクロック信号発生装置は、所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であつ

て、前記ウォブル信号を抽出するウォブル信号検出手段と、前記プリピット信号を抽出するプリピット信号検出手段と、前記ウォブル信号と記録用クロック信号の第1の分周信号との位相差を検出する第1の位相比較手段と、前記プリピット信号と記録用クロック信号の第2の分周信号の位相差を検出する第2の位相比較手段と、前記第1の位相比較手段の出力である第1の位相比較信号と前記第2の位相比較手段の出力である第2の位相比較信号とを加算する加算器と、前記光ディスクの回転制御に伴い前記加算器に入力される前記第1の位相比較信号と前記第2の位相比較信号とを選択設定するための入力切替手段と、前記加算器の出力に基づいて記録用クロック信号を抽出する発振回路とを具備する。このように構成されたクロック信号発生装置によれば、回転制御等に際して、初期起動時やシーク動作時など通常の再生回転速度と異なる場合において、加算器に入力する各位相比較信号を切り替えることにより、生成されるクロック信号の変動を低減することができる。

【0011】他の観点による発明のクロック信号発生装置は、所定の周波数のウォブル信号で記録用トラックをウォブリングし、前記ウォブル信号と所定の位相関係を有するプリピットを形成した光ディスクに対して、前記ウォブル信号に位相同期した同期ウォブル信号から生成される記録用クロック信号に基づいてデータを記録するデータ記録装置におけるクロック信号発生装置であつて、前記ウォブル信号を抽出するウォブル信号検出手段と、抽出された前記ウォブル信号に位相同期を行う位相比較器を有する同期ウォブル信号生成手段と、前記光ディスク上のディフェクトを検出するディフェクト検出手段と、前記ディフェクト検出手段によりディフェクトが検出された区間において前記ウォブル信号に対し前記同期ウォブル信号を加算する加算切替手段とを具備する。このように構成されたクロック信号発生装置によれば、ディフェクトによる位相ずれを発生させることなく、安定した記録用クロックを生成することができる。

【0012】

【発明の実施の形態】以下、本発明のクロック信号発生装置の好ましい実施の形態について、添付の図面を参照しつつ説明する。

【0013】《実施の形態1》図1は本発明に係る実施の形態1のクロック信号発生装置の構成を示すブロック図である。実施の形態1のクロック信号発生装置において、光ディスクの一例としては追記型のDVDであるDVD-Rを用いて説明する。図2は光ディスクとしてのDVD-Rの全体図を示しており、図3は図2に示したDVD-Rの一点鎖線で囲んだ領域の一部を拡大し、断面を有して示した斜視図である。

【0014】まず、実施の形態1のクロック信号発生装置において用いられる図2に示した追記型の光ディスクであるDVD-R（以下、単にディスクと略称する）1

について説明する。図3に示すように、ディスク1上のディスク記録面にはトラック位置情報等のディスク情報を表すプリピット46が形成されている。また、ウォブル信号に対応してディスク1の半径方向に所定の周期で僅かに揺動（ウォブリング）したグルーブトラック42が形成されている。また、ディスク1には、グルーブトラック42にレーザービームAを誘導するためのランドトラック43が形成されており、このランドトラック43にプリピット46が形成されている。グルーブトラック42はトラックに沿って一定距離毎にウォブリングがされており、このグルーブトラック42からウォブル信号を抽出することによりディスクの回転制御及び記録用クロック信号の生成が行われる。また、ランドトラック43に設けられたプリピット46は、ディスク情報並びにアドレスを示すプリピット信号を示しており、ウォブリングされたグルーブトラック42の最大変位位置に存在している。このプリピット信号は隣接トラックとのクロストークにより位相情報が失われることがないため、その位相精度はウォブル信号と比べると高い信号である。

【0015】図3に示すように、ディスク1は有機色素材料などで形成される記録膜41、反射膜45、及び保護膜44を有して形成されている。ディスク1に対するデータの記録は、そのデータに応じて変調されたレーザービームAをグルーブトラック42の記録膜41に照射することにより行われる。上記のように形成されたディスク1にデータを記録再生する場合、ディスク1の中心を軸としディスク1を回転させながら、ディスク記録面に対してレーザービームAを照射する。このときのディスク1の回転周波数は、後述するグルーブトラック42からの反射光を受けたクロック信号発生装置においてウォブル信号を抽出して、ディスク1の回転周波数が一定になるようスピンドルモータの回転数を制御する。

【0016】実施の形態1のクロック信号発生装置には、所定の周波数成分のウォブル信号でウォブリングしたデータ記録用トラックであるグルーブトラック42と、ウォブル信号とは所定の位相関係を有するプリピット46とを形成したディスク1が装着される。図1に示す実施の形態1のクロック信号発生装置において、スピンドルモータ2はディスク1を所望の回転周波数で回転させており、ディスク記録面に対してピックアップ50により記録再生を行うよう構成されている。ピックアップ50は、対物レンズ3、ハーフミラー4、フォトダイテクター5、及びレーザー発振器6を有している。レーザー発振器6からのレーザービームAは、ハーフミラー4によりディスク1に導かれ、対物レンズ3によりディスク記録面の目標トラックに集光されている。

【0017】ディスク記録面を検出するグルーブトラック42からの反射光は、そのグルーブトラック42の接線方向と光学的に平行な分割線で2分割されたフォトデ

イテクター5により受光するよう構成されている。グループトラック42からのウォブル信号は、2分割されたフォトディテクター5からの出力の差分を取り、その差分信号から抽出される。ピックアップ50は光ディスク1からの反射光を受光し、プリピット46のプリピット信号、グループトラック42によるウォブル信号を含む記録情報データ等を有する検出信号を生成して再生増幅器10に出力する。再生増幅器10はプリピット信号及びウォブル信号等の検出信号を増幅し、バンドパスフィルター(BPF: Band Pass Filter)16に出力する。また、読み取り動作時には、すでに記録されている記録情報データに対応する増幅信号をデコーダ11に出力する。デコーダ11は入力された増幅信号をデコードして復調信号を生成し中央処理装置であるCPU12に出力する。

【0018】一方、BPF16から出力されるラジアルプッシュプル信号はウォブル検出回路20とプリピット検出回路23に入力されて、ウォブル信号およびプリピット信号が抽出される。ウォブル検出回路20で抽出されたウォブル信号は、同期ウォブル信号生成回路30と位相比較器15に出力される。位相比較器15は入力されたウォブル信号と回転基準信号との位相を比較して、その差信号を回転制御信号としてスピンドルドライバ14を介してスピンドルモータ2に供給する。これにより、スピンドルモータ2は所定の回転数で回転する。同期ウォブル信号を生成する同期ウォブル信号生成回路30において、ウォブル検出回路20で検出されたウォブル信号は、第1の位相比較器21に入力され、ウォブル信号と分周器28からの出力信号との位相差を検出する。第1のローパスフィルタ(LPF: Low Pass Filter)22は、第1の位相比較器21からの信号を平滑化して加算器26へ出力する。

【0019】一方、BPF16からのラジアルプッシュプル信号が入力されたプリピット検出回路23は、ラジアルプッシュプル信号からプリピット信号を検出し、第2の位相比較器24に出力する。第2の位相比較器24は入力されたプリピット信号と移相器29からの出力信号との位相差を検出する。第2のローパスフィルタ(LPF: Low Pass Filter)25は、第2の位相比較器24からの信号を平滑化して加算器26へ出力する。加算器26は第1のローパスフィルタ(LPF)22と第2のローパスフィルタ(LPF)25の各出力を加算し、電圧制御発振器(VCO: Voltage Controlled Oscillator)27に出力する。VCO27は加算器26の出力に応じた周波数のクロック信号を分周器28とエンコーダ9に出力する。分周器28はVCO27の出力電圧を分周し、第1の位相比較器21と移相器29に出力する。移相器29は分周器28の出力信号を遅延し、第2の位相比較器24のための位相比較信号を生成する。

【0020】ディフェクト検出回路31は、フォトディ

テクター5から出力されたラジアルプッシュプル信号からディフェクト(欠陥)を検出した場合には、ディフェクト信号を位相比較区間設定回路32に出力する。ディフェクト信号が入力された位相比較区間設定回路32は、ウォブル信号用の第1の位相比較器21とプリピット信号用の第2の位相比較器24からの出力を停止させる。外部のホストコンピュータからの記録情報データは、インタフェース13に入力されてインタフェース処理後、CPU12を介してエンコーダ9に出力される。エンコーダ9は同期ウォブル信号生成回路30からの記録用クロック信号をタイミング信号として変調信号を生成し、パワー制御回路8に出力する。パワー制御回路8は記録用クロック信号に基づき変調信号の波形変換を行い記録信号を生成し、レーザー駆動回路7に出力する。レーザー駆動回路7はピックアップ50を駆動するレーザー駆動信号を出力する。

【0021】次に、DVD-Rであるディスク1から得られるウォブル信号とプリピット信号について図4を参照しつつ説明する。図4は、実施の形態1のクロック信号発生装置における各部位の出力波形図である。クロック信号発生装置において、オントラック制御されたピックアップ50からディスク1に対してレーザービームAが照射される。その照射によるディスク1からの反射光は、グループトラック42の接線方向と光学的に平行な分割線で2分割されたフォトディテクター5により受光される。図4の(a)は、2分割されたフォトディテクター5からの出力の差分をラジアルプッシュプル法により処理して検出したラジアルプッシュプル信号(Push-Pull)である。このラジアルプッシュプル信号はBPF16からウォブル検出回路20とプリピット検出回路23にそれぞれ入力される。

【0022】図4の(b)はウォブル検出回路20におけるクリップ回路の出力信号(CLIPout)であり、(c)はウォブル検出回路20におけるBPF(Band Pass Filter)の出力信号(BPFout)である。図4の(d)は抽出されたウォブル信号(WBL)を示している。また、図4の(e)は、プリピット検出回路23においてHPF(High Pass Filter)から出力された信号波形(HPFout)であり、(f)はプリピット検出回路23において抽出されたプリピット信号(LPP)を示している。

【0023】図5はウォブル検出回路20の構成を示すブロック図であり、図6はプリピット検出回路23の構成を示すブロック図である。図5に示すように、ウォブル検出回路20は、入力されたラジアルプッシュプル信号を正規化する正規化回路51と、クリップ回路(CLIP)52と、バンドパスフィルタ(BPF)53と、増幅器54と、ウォブル2値化回路55と、グリッチ除去回路56とにより構成されている。クリップ回路52はラジアルプッシュプル信号に含まれるプリピット信号

成分を除去する。BPF53はラジアルプッシュブル信号に含まれるウォブル信号を抽出する。BPF53から出力された信号は、増幅器54とウォブル2値化回路55により2値化信号が生成され、この2値化信号に含まれるグリッチ信号はグリッチ除去回路56において除去される。

【0024】所定の回転数でディスク1を回転させた場合、検出されるウォブル信号の周波数はほぼ一定（標準速では140kHz）である。また、1フレームはウォブル信号の8周期に相当し、2フレーム単位でプリピット信号が配置されている。プリピット信号は、記録されるデータとの位相関係を定めており、記録されるクロック信号の基準信号として利用される。上記のウォブル検出回路20において、ラジアルプッシュブル信号からウォブル信号成分をバンドパスフィルタを用いて濾波し、これを2値化することによりウォブル信号（図4の(d)のWBLの波形）を得ることができる。

【0025】図6に示すように、プリピット検出回路23は、入力されたラジアルプッシュブル信号を正規化する正規化回路57と、ハイパスフィルタ（HPF）58と、プリピット2値化回路59と、ゲート処理回路71とにより構成されている。プリピット検出回路23においては、HPF58において低域成分を除去した後（図4の(e)のHPFoutの波形）、プリピット2値化回路59であるコンパレータにより2値化することにより、いわゆるプリピット信号（図4の(f)のLPPの波形）を得ることができる。

【0026】次に、ディスク1に予め記録されているプリピット46の記録フォーマットについて図7を用いて説明する。図7の(a)は、記録情報データにおける記録フォーマットを示しており、(b)はグループトラック42のウォブリング状態を示している。ディスク1に記録される記録情報データは、情報単位としてのシンクフレーム単位で予め分割されている。一つのセクタは26個のシンクフレームにより形成されており、16のセクタにより一つのECC(Error Correcting Code) ブロックが形成されている。なお、一つのシンクフレームは、ディスク1に記録する記録情報データの記録フォーマットにより規定されるビット間隔に対応する単位長（以下、Tという）の1488倍、即ち（1488×T）の長さを有している。各シンクフレームの先頭の部分にはシンクフレーム毎の同期を取るためのフレーム同期データが記録されている。このフレーム同期データが記録されて部分は、その長さが（14×T）である。また、ウォブル信号は（186×T）を1周期として形成されているため、1シンクフレームにはウォブル信号の8波が形成される。

【0027】ディスク1に予め形成されるプリピット46は、二つのシンクフレームを1単位として形成される。プリピット46は偶数番目のシンクフレームと奇数

番目のシンクフレームにおけるいずれかのシンクフレームに形成される。図7においては、偶数番目のシンクフレームである偶数シンクフレームにプリピット46が形成されている状態を示している。プリピット46の存在する一つのシンクフレームには、フレーム同期のための同期ピットB0と、フレームの偶数か奇数を表すピットB1と、データを示すピットB2とがその有無により情報が形成されている。同期ピットB0はシンクフレーム先頭のウォブルの頂点に形成され、ピットB1はそのシンクフレームの2番目のウォブルの頂点に形成され、ピットB3はシンクフレームの3番目のウォブルの頂点に形成される。同期ピットB0は常にシンクフレームの先頭に形成される。ピットB1は偶数シンクフレームに形成されるときだけ形成される。ピットB2はデータが1の場合に形成される。なお、プリピット46の具体的な形成方法としては、例えば特開平10-154332号公報に開示されたものがある。

【0028】[クロック信号発生装置における動作] 次に、上記のように構成された実施の形態1のクロック信号発生装置における動作について説明する。実施の形態1において、ディスク1に記録される記録情報データは、外部のホストコンピュータからインターフェース13を介して入力される。その記録情報データは、インターフェース13において処理された後、CPU12を介してエンコーダ9に出力される。エンコーダ9はクロック信号生成部70からの記録用クロック信号をタイミング信号として変調信号を生成し、パワー制御回路8に出力する。パワー制御回路8は記録用クロック信号に基づき変調信号の波形変換を行い記録信号を生成し、レーザー駆動回路7に出力する。レーザー駆動回路7は記録情報データに基づいてピックアップ50を駆動するためのレーザー駆動信号を出力する。

【0029】ピックアップ50は、レーザー駆動回路7から供給されるレーザー駆動信号によりディスク1の情報記録面にレーザービームAを照射する。このレーザービームAの照射により、ディスク1に対するデータの記録が行われる。一方、ディスク1に記録されたデータの再生動作のときには、一定の出射パワーのレーザービームAがディスク1の情報記録面に照射されて、その反射光がフォトディテクター5により受光される。情報記録面からの反射光を受光したフォトディテクター5は、この反射光を電気信号に変換する。フォトディテクター5においては、ラジアルプッシュブル方式（ディスク1の回転方向に平行な分割線により分割されたフォトディテクターを用いたプッシュブル法）による演算を行うことにより、プリピット46によるプリピット信号、グループトラック42のウォブル信号や情報データを含む検出信号である全加算信号を生成し、ラジアルプッシュブル信号として再生増幅器10に出力する。

【0030】再生増幅器10では、フォトディテクター

5から出力されたプリピット信号とウォブル信号とを有するラジアルプッシュプル信号を増幅する。また、再生増幅器10は、A G C処理を施し、信号の規格化を行い、バンドパスフィルタ(B P F)16を介してウォブル検出回路20とプリピット検出回路23に出力する。また、再生増幅器10からの全加算信号は、イコライザによる波形等価処理を施した上で、A G Cによる信号振幅の規格化を行い、デコーダ11に出力する。デコーダ11では、再生増幅器10から出力される全加算信号に基づいて、記録されているデータを再生するとともに、同期位置を送出する。C P U 12では、デコーダ11から出力される同期タイミング信号に基づいて、インターフェース13を介して送信される記録データをエンコードブロックに送信し、記録を行う。ウォブル検出回路20では、再生増幅器10から出力されたラジアルプッシュプル信号からウォブル信号を抽出し、スピンドル回転指令を決める位相比較器15と、記録クロック信号を生成する位相同期ループ(P L L)の第1の位相比較器21とに出力する。

【0031】[ウォブル検出回路20の構成] 次に、ウォブル検出回路20の構成について、図5を用いて説明する。ウォブル検出回路20は、正規化処理されたラジアルプッシュプル信号がクリップ回路(C L I P)52に入力されて、ラジアルプッシュプル信号に含まれるプリピット信号成分が除去される。次に、B P F 53においてラジアルプッシュプル信号に含まれるウォブル信号が抽出され、増幅器54を介してウォブル2値化回路55に入力される。ウォブル2値化回路55から出力された2値化信号は、グリッヂ除去回路56においてその2値化信号に含まれるグリッヂ信号が除去される。

【0032】[ウォブル検出回路20の動作] 次に、ウォブル検出回路20の動作について、図4を用いて説明する。再生増幅器10において得られるラジアルプッシュプル信号(Push-Pull)の一例を図4の(a)に示す。このラジアルプッシュプル信号には、ウォブル信号成分と、プリピット信号成分と、ノイズ成分が含まれている。このラジアルプッシュプル信号がウォブル検出回路20のクリップ回路52に通ることにより、図4の(b)に示す信号波形(CLIPout)となる。クリップ回路52において、プリピット信号成分がクリップされてB P F 53に出力される。B P F 53においては、図4の(c)に示すように、ラジアルプッシュプル信号に含まれるサーボノイズ成分とデータ成分とランダムノイズ成分が除かれる(BPFout)。B P F 53の出力は、増幅器54を介してウォブル2値化回路55に入力され、図4の(d)に示すような2値化ウォブル信号(WBL)を得ることができる。上記の2値化ウォブル信号には、高周波ノイズ成分のためにグリッヂが発生するため、グリッヂ除去回路56を通じて、図4の(e)に示すようなグリッヂ除去ウォブル信号が得られる。一方、再生増

幅器10からのラジアルプッシュプル信号(Push-Pull)が入力されたプリピット検出回路23では、プリピット信号を抽出する。抽出されたプリピット信号は、第2の位相比較器24に出力される。

【0033】[プリピット検出回路23の構成] 次に、プリピット検出回路23の構成について図6を用いて説明する。プリピット検出回路23は、正規化処理されたラジアルプッシュプル信号がH P F 58に入力される。H P F 58において、ラジアルプッシュプル信号に含まれるサーボノイズなどの低周波ノイズが除去され、プリピット2値化回路59に出力される。プリピット2値化回路59からの2値化された信号はゲート処理回路71に入力され、1フレーム内の同期ピットB 0のみが選択される。

【0034】[プリピット検出回路23の動作] 次に、プリピット検出回路23の動作について図4を用いて説明する。図4の(a)に示すラジアルプッシュプル信号には、ウォブル信号成分と、プリピット信号成分と、ノイズ成分が含まれている。ラジアルプッシュプル信号がプリピット検出回路23のH P F 58を通過することにより、ラジアルプッシュプル信号に含まれるサーボノイズ成分とウォブル信号成分と低周波ランダムノイズ成分が除かれる。図4の(e)はH P F 58からの出力信号の一例を示す。H P F 58の出力は、プリピット2値化回路59を通じて、図4の(f)に示すような2値化プリピット信号(LPP)が形成される。スピンドルドライバ14の駆動制御を行う位相比較器15では、ウォブル検出回路20から出力されたウォブル信号と回転基準信号とを比較する。この比較の結果、これらの信号が一致するようにスピンドルドライバ14に対するスピンドル回転指令信号を生成する。スピンドルドライバ14では、位相比較器15から出力されたスピンドル回転指令信号に基づいてスピンドルモータ2を駆動し、スピンドルモータ2を所定の線速度で回転させる。

【0035】次に、データを記録するための記録用クロック信号の生成部であるクロック信号生成部70について説明する。クロック信号生成部70は、図1において一点鎖線により囲んで示している。このクロック信号生成部70は、抽出されたウォブル信号と位相基準信号との位相差、及び抽出されたプリピット信号と位相基準信号との位相差に基づき記録用クロック信号を生成する。実施の形態1のクロック信号発生装置におけるクロック信号生成部70は、図1に示すように、ウォブル検出回路20に繋がるラインとして第1の位相比較器21、第1のローパスフィルタ(L P F)22、加算器26、V C O 27、及び分周器28を有している。また、クロック信号生成部70のプリピット検出回路23に繋がるラインとして第2の位相比較器24、第2のローパスフィルタ(L P F)25、及び移相器29を有している。

【0036】クロック信号生成部70において、第1の

位相比較器21はVCO27の出力を分周器28において186分周して得られるウォブル用位相比較基準信号とウォブル信号とを位相比較する。第1のローパスフィルタ22は、第1の位相比較器21からの出力を受け、VCO制御指令に変換する。また、分周器28から出力されたウォブル用位相比較基準信号が入力される移相器29は、ウォブル信号とプリピット信号の位相差に応じてウォブル用位相比較基準信号を遅延させプリピット用位相比較基準信号を形成する。第2の位相比較器24は移相器29から出力されたプリピット用位相比較基準信号とプリピット信号とを位相比較する。第2のローパスフィルタ25は第2の位相比較器24からの出力をVCO制御指令に変換し、加算器26に出力する。加算器26は、第1のローパスフィルタ22から出力されたウォブル信号に基づくVCO制御指令と第2のローパスフィルタ25から出力されたプリピット信号に基づくVCO制御指令とを加算する。VCO27は加算器26からの出力に基づいて発振周波数を決定する。また、移相器29において、ウォブル用位相比較基準信号のオフセット値を補正することにより、第1の位相比較器21および第2の位相比較器24のオフセットを除去することも可能である。

【0037】ディフェクト検出回路31は、フォトダイテクター5から出力されるプリピット信号とウォブル信号を有するラジアルプッシュプル信号においてディフェクトを検出した場合、ディフェクト信号を位相比較区間設定回路32に出力する。ディフェクト検出回路31は、例えば、2つのピークホールド回路を有しており、第1のピークホールド回路より第2のピークホールド回路の方が長い時定数を有している。そして第2のピークホールド回路の出力信号の振幅レベルを調整するレベル調整部が設けられており、第1のピークホールド回路からの信号とレベル調整部からの信号がコンパレータにおいてレベル比較される。第1のピークホールド回路は補償するディフェクト検出期間に応じて設定されている。ピークホールド回路において、ディフェクトの発生にはほぼ追隨してその振幅レベルは低下するが、このピークホールド回路と時定数の異なる別のピークホールド回路では、振幅レベルはディフェクトの発生にすぐには追随しないことを利用してディフェクトを検出する。

【0038】ディフェクト検出回路31においてディフェクトが検出されると、位相比較区間設定回路32に通知される。位相比較区間設定回路32は、ウォブル信号用の第1の位相比較器21とプリピット信号用の第2の位相比較器24からの位相比較を示す信号の出力を停止させる。第1の位相比較器21及び第2の位相比較器24において、それぞれからの位相比較情報を示す出力信号は停止するが、周波数情報は保存される。例えば、第1の位相比較器21及び第2の位相比較器24は、その位相差を示す電圧値もしくは電流値を有する信号を出力

する。この構成において、ディフェクト期間直前の電圧値または電流値が保存され、その保存された値でVCO制御することにより、ディフェクト期間中の周波数情報は保存される。このように、ディフェクト検出期間中は、例えば電圧値が保存されており、そのホールドされた電圧値により、VCO制御を行いその周波数情報のみが保存される。従って、そのときの位相情報は無視される。このため、ディフェクト検出期間を過ぎたとき、入力されたウォブル信号の位相がずれているとき、第1の位相比較器21は位相誤差を修正する電圧値で示される位相誤差信号を出力する。その結果、第1の位相比較器21の位相誤差信号により、VCO27はVCO制御を行う。

【0039】ディフェクト検出状態の解除時において、第1の位相比較器21の出力制限を解除するまえに、第1の位相比較器21に入力されたウォブル信号と、生成された同期ウォブル信号の位相差がずれている場合がある。そこで、第1の位相比較器21が各々の立ち上がりエッジを比較して、その位相誤差信号を出力するよう構成されている。この場合、第1の位相比較器21は、位相差が最も少なくなる方向で位相比較を行う。このとき、位相比較区間設定回路32は第1の位相比較器21に対して、位相比較区間設定を行う。例えば、比較するウォブル信号と同期ウォブル信号との位相が予め設定されている位相差範囲内であれば、第1の位相比較器21はそのときの位相誤差信号をそのまま出力する。しかし、位相差が規定値以上であれば、ノイズその他の影響でウォブル信号に歪みが生じているおそれがある。このため、規定値以上の位相差が検出されても、ある一定の位相差（例えば90度）までの位相誤差信号を第1の位相比較器21は出力する。このように、検出された位相差をある特定の値以上をカットするためには、例えば、第1の位相比較器21は、位相差が規定値以上であれば同期ウォブル信号のエッジから規定された位相差の箇所で、一旦位相リセット信号を出力する。しかし、位相差が規定値以内であれば、第1の位相比較器21がそのまま位相誤差信号を出力した後で、位相比較区間設定回路32が位相リセット信号を出力する。

【0040】一方、位相差が規定値以上であれば、第1の位相比較器21は位相リセット信号によりその位相誤差信号を規定値以上をカットして規定値の位相誤差信号を出力する。このように、第1の位相比較器21において位相差が規定値以上の場合にはリセット処理が行われる。このリセット処理により、第1の位相比較器21は次のウォブル信号と同期ウォブル信号の位相比較処理を有効として、両方の信号の入力を待機状態とする役目も果たす。上記のように、実施の形態1のクロック信号発生装置は、ディフェクト検出状態の解除時において、急に大きな位相変化をともなわないよう、予め規定値の位相誤差信号を出力する構成により、滑らかな位相調整を

実現することができる。

【0041】実施の形態1のクロック信号発生装置において、ディフェクト検出期間に入力されたウォブル信号は疑わしい信号であるので、ウォブル信号自体の入力を停止する構成とすることもできる。次に、ディフェクト検出期間中に第1の位相比較器21に対するウォブル信号の入力を停止する構成を説明する。ディフェクト検出状態の解除と同時に第1の位相比較器21を機能させた場合では、入力されたウォブル信号の位相が同期ウォブル信号より遅れているとき、最初のウォブル信号の入力のエッジが無効とされる。これは、ディフェクト信号が解除されていない区間では、ウォブル信号の入力エッジが無効とされるためである。このように、最初のウォブル信号の入力エッジが無効とされると、1区間のウォブル信号の比較ができなくなる。この状態のままで位相比較処理を実行すると、1区間のウォブル信号を補償するための位相誤差信号が output され、その結果として、記録用のクロック信号が1ウォブル信号分ずれてしまうことになる。そこで、ディフェクト検出状態の解除時において、第1の位相比較器21の出力停止を解除する前に、ウォブル信号と同期ウォブル信号の位相比較を行う。その検出された位相差を用いて、規定位相差になった時に同期ウォブル信号の規定位置でリセットを実行する。そして、次のウォブル信号と同期ウォブル信号の各々の入力から位相比較処理を行うよう構成すればよい。このように構成すれば、ディフェクト検出状態の解除時において、比較用ウォブル信号の入力エッジが欠けるという問題はない。上記の説明においては、ウォブル用の第1の位相比較器21について説明したが、プリピット用の第2の位相比較器23についても同様に構成して同様の効果を得ることができる。

【0042】図8は上記実施の形態1の示すクロック信号発生装置における位相比較区間設定回路32の変形例を示すブロック図である。図8に示すように、位相比較区間設定回路320は、ディフェクト検出回路31からのディフェクト検出信号が入力されるだけではなく、ウォブル検出回路20からのウォブル信号と、分周器28からの同期ウォブル信号が入力される。そして、ウォブル信号と同期ウォブル信号の位相差が判定される。その結果、ウォブル信号と同期ウォブル信号との位相差が予め設定された範囲内であるときにのみ、位相比較区間設定回路320は第1の位相比較器21へリセット信号を出力する。このように、図8に示した位相比較区間設定回路320は、予期される位相差の範囲内の場合のみリセット信号を出力するよう構成されている。従って、第1の位相比較器21は位相差が大きくずれない範囲で、絶えず位相差を減らす方向に駆動することによって、図8に示したクロック信号発生装置は、位相ずれの影響を受け難い信頼性の高い記録用のクロック信号を生成することが可能となる。ここで、予め設定する位相差の範囲

としては、例えば±20%以内とし、同期ウォブル信号の比較基準点から位相が90度進んだところ（同期ウォブル信号の比較基準点から一周期の25%の位置）でリセットを行う。位相比較区間設定回路320内の位相ずれ検出回路の構成例として、例えば同期ウォブル信号に対して、入力されたウォブル信号の排他的論理和をとることによって、その同期ウォブル信号から得られた1ウォブル区間ににおいて、両方の信号のレベルが異なる区間（排他的論理和信号出力ではハイ区間（Hig h区間））の比率を測定するように構成されている。

【0043】図8に示した位相比較区間設定回路320に加えて、入力されたウォブル信号の性質を確認することにより、リセットを行う条件をさらに追加することができる。例えば、許容されるウォブル信号のデューティ比が、予め定められた範囲内であるかどうかを検証することにより、入力されたウォブル信号の確からしさを判定して、その判定結果をリセットを行う条件に追加する。デューティ比が許容内であれば、入力されたウォブル信号を有効として、位相比較区間設定回路320は位相差がずれないように第1の位相比較器21に対してリセット信号を出力する。このような位相比較区間設定回路320は、入力されたウォブル信号のHig hレベルとLowレベルの比率を測定する構成とすれば容易に実現できる。リセットを行う条件としての位相差やデューティ比については、外部から設定変更できる構成とすれば、記録動作中などのそれぞれの動作状態において入力されたウォブル信号の検出された性質によって設定を変更することができる。実施の形態1のクロック信号発生装置は、上記のように、位相比較区間設定回路がディフェクト検出状態の解除時において第1の位相比較器の位相比較区間を制限するよう構成されている。これにより、ウォブル信号の位相が同期ウォブル信号とずれていても、実施の形態1のクロック信号発生装置はウォブル信号を誤った位相側に急激に引き込むことがなく、緩やかに位相を変更するため、安定した記録用クロック信号を生成することができる。

【0044】《実施の形態2》次に、本発明のクロック信号発生装置の実施の形態2について添付の図面を参照しつつ説明する。図9は本発明に係る実施の形態2のクロック信号発生装置の構成を示すブロック図である。図9において、前述の実施の形態1と同様の機能、構成を有するものには同じ符号を付し、その説明は省略する。実施の形態2のクロック信号発生装置において、光ディスクの一例としては追記型のDVDであるDVD-Rを用いて説明し、以下の説明においてディスク1と略称する。図9において、ディスク1は所定の周波数成分のウォブル信号でウォブリングしたデータ記録用トラックを有し、このウォブル信号と所定の位相関係を有するプリピットが形成されている。実施の形態2のクロック信号発生装置は、前述の実施の形態1のクロック信号発生装

置におけるディフェクト検出回路31がなく、位相差検出回路33が設けられている。実施の形態2のクロック信号発生装置において、その他の構成は前述の実施の形態1のクロック信号発生装置と同様であるため、その説明は省略する。

【0045】実施の形態2において、ラジアルプッシュプル信号が入力されたウォブル検出回路20は、ウォブル信号を検出して、そのウォブル信号を第1の位相比較器21、位相差検出回路33及び位相比較器15にそれぞれ出力する。第1の位相比較器24はウォブル信号と分周器28からの信号との位相差を検出し、第1のローパスフィルタ(LPF)22に出力する。位相差検出回路33はウォブル信号と分周器28からの信号との位相差を検出し、位相比較区間設定回路34に出力する。位相比較区間設定回路34は第1の位相比較器21に対して位相比較の区間を制限する。同期ウォブル信号生成回路30は同期ウォブル信号を生成する回路であり、第1の位相比較器21、ローパスフィルター(LPF)22、加算器26、電圧制御発振器(VCO)、及び分周器28により構成されている。実施の形態2のクロック信号発生装置において、その他の構成及び動作は前述の実施の形態1のクロック信号発生装置と同様であるため、その説明は省略する。

【0046】次に、実施の形態2のクロック信号発生装置の動作について説明する。なお、以下の実施の形態2における動作の説明において、前述の実施の形態1と重複する部分については省略し、異なる部分について説明する。図9に示すように、実施の形態2のクロック信号発生装置においては、位相差検出回路33にウォブル検出回路20からのウォブル信号と、分周器28からの同期ウォブル信号が入力され、それぞれの位相差を検出す。その検出された位相差が予め設定された位相差の範囲内であるときにのみ、第1の位相比較器21から位相誤差量に相当する変動量（以下、これを位相誤差情報と略称する）を出力した後で位相比較区間設定回路34は第1の位相比較器21に対してリセット信号を出力する。実施の形態2のクロック信号発生装置が上記のように動作するよう構成されているため、位相差が予期できる範囲内の場合のみ、第1の位相比較器21において、設定されている位相差以上の位相誤差情報がリセットされる。従って、位相差が大きくならない範囲で、絶えず位相差を減らす方向で第1の位相比較器21を動作させるため、実施の形態2のクロック信号発生装置は位相ずれの影響を受け難い信頼性の高い記録用のクロック信号を生成することができる。

【0047】前述の実施の形態1においては、ディフェクト検出期間を検出し、そのディフェクト検出状態を解除するとき、ウォブル信号と同期ウォブル信号との位相差を検出して、この位相差をリセット条件に入れていく。一方、実施の形態2においては、ディフェクト検出

期間でなくとも絶えずこの検出動作を行うものである。これは、未記録部の再生状態から記録済み部への再生状態への変化点や、再生状態から記録状態への変化時において、入力されたウォブル信号の振幅や位相が変わることによる同期ウォブル信号から生成されるクロック信号への影響を少なくするものである。実施の形態2において検出される位相差についても、予め設定された範囲内（例えば、±60°）とし、同期ウォブル信号の比較基準から特定位相（例えば90°）だけ進んだところでリセットを行えばよい。実施の形態2の位相差検出回路33は、例えば同期ウォブル信号と入力されたウォブル信号との排他的論理和をとり、その同期ウォブル信号から得られた1ウォブル区間内で、両方の信号のレベルが異なる区間（排他的論理和信号出力ではハイ区間(High区間)）の比率を測定するように構成される。

【0048】また、実施の形態2において、記録状態と再生状態で、この許容される位相差の範囲設定を変更するよう構成してもよい。さらに、同じ再生状態でも未記録部と記録済み部とで、許容される位相差の範囲設定を変更するよう構成してもよい。このように構成することにより、そのときの状態に応じて許容された位相差の範囲内でリセットを行い、所定以上の位相ずれの発生が確実に防止することができる。さらに、実施の形態1と同様に、入力されたウォブル信号のデューティ比を測定し、予め定められたデューティ比の範囲内の入力のみを有効とするといった条件を追加することによって、この実施の形態のクロック信号発生装置はさらにクロック信号の精度を高めることができる。

【0049】以上のように構成された実施の形態2のクロック信号発生装置は、位相差検出回路33及び位相比較区間設定回路34が、同期ウォブル信号と入力されたウォブル信号の位相差を測定し、予め定めた位相差の範囲内であれば第1の位相比較器21の位相比較情報をリセットして、同期ウォブル信号の位相を所定以上にずらさないよう構成されている。このように構成することにより、実施の形態2のクロック信号発生装置は再生状態から記録状態等への状態変化時において、ウォブル信号の振幅や位相が変化したときにも、安定した記録用クロック信号を生成することができる。

【0050】《実施の形態3》次に、本発明のクロック信号発生装置の実施の形態3について添付の図面を参考しつつ説明する。図10は本発明に係る実施の形態3のクロック信号発生装置の構成を示すブロック図である。図10において、前述の実施の形態1と同様の機能、構成を有するものには同じ符号を付し、その説明は省略する。実施の形態3のクロック信号発生装置において、光ディスクの一例としては追記型のDVDであるDVD-Rを用いて説明し、以下の説明においてディスク1と略称する。図10において、ディスク1は所定の周波数成分のウォブル信号でウォブリングしたデータ記録用トラ

ツクを有し、このウォブル信号と所定の位相関係を有するプリピットが形成されている。実施の形態3のクロック信号発生装置においては、前述の実施の形態1のクロック信号発生装置のディフェクト検出回路31と位相比較区間設定回路32がなく、ディフェクト検出回路35を設け、分周器36にディフェクト検出回路35からの信号が入力されるよう構成されている。ディフェクト検出回路35はディフェクト区間を検出する回路であり、分周器36は電圧制御発振器（VCO）27の出力電圧を分周している。実施の形態3のクロック信号発生装置において、その他の構成及び動作は前述の実施の形態1のクロック信号発生装置と同様であるため、その説明は省略する。

【0051】次に、実施の形態3のクロック信号発生装置の動作について説明する。なお、以下の実施の形態3における動作の説明において、前述の実施の形態1と重複する部分については省略し、異なる部分について説明する。ディフェクト検出回路35は、フォトディテクター5から出力されたラジアルプッシュプル信号からディフェクトを検出する。検出方法については前述の実施の形態1で説明したとおりである。ディフェクトを検出したとき、ウォブル信号用の第1の位相比較器21とプリピット信号用の第2の位相比較器24からのそれぞれの位相比較信号の出力を停止させる。第1の位相比較器21と第2の位相比較器24において、位相比較信号の出力は停止されるが、周波数情報は保存されている。例えば、第1の位相比較器21からの位相差が電圧値もしくは電流値で示される出力信号とする。第1の位相比較器21がディフェクト検出期間直前の電圧値を保存し、その保存された電圧によりVCO制御を行うことによって、ディフェクト期間中の周波数情報が保存される。このように、ディフェクト検出期間中は、例えば電圧値が保存されており、その保持された電圧値により、VCO制御を行いその周波数情報のみが保存される。しかし、位相情報は失われてしまう。そこで、ディフェクト検出状態を解除するとき、一旦第1の位相比較器21をリセットした後で入力されたウォブル信号の位相に応じて、ディフェクト検出回路35は分周器36に対して同期ウォブル信号の位相をウォブル信号の位相にずらすよう指令する。

【0052】実施の形態3における分周器36は、例えば、単にVCO27からの信号を186分周させるだけでなく、プリセット機能を有し、外部からプリセットが可能のように構成されている。ディフェクト検出回路35は、ディフェクト検出状態の解除時に、入力されたウォブル信号の立ち上がりエッジに同期してプリセット信号を分周器36に出力する。ディフェクト検出回路35は、プリセット信号により分周器36をプリセットし、第1の位相比較器21にリセット信号を出力してこれを初期化する。また、ディフェクト検出回路35は、位相

同期のとれた同期ウォブル信号を第1の位相比較器21に出力し、第1の位相比較器21の出力の停止を解除する。

【0053】ディフェクト検出期間において入力されたウォブル信号は疑わしい信号である。そこでディフェクト検出回路35に入力されたウォブル信号の性質を確認するよう構成して、その確認された性質をプリセットおよびリセットを行う条件に追加する。例えば、許容可能なウォブル信号のデューティ比が、予め定められた範囲内であるかどうかを検証することにより、入力されたウォブル信号の確からしさを判定する。入力されたウォブル信号が許容範囲内であれば、そのウォブル信号の入力を有効として、分周器36のプリセットを行う。これは、入力されたウォブル信号のハイレベル（High）とローレベル（Low）の比率を測定する構成により、容易に実現可能である。もちろん、デューティ比については、外部から設定変更できるよう構成すれば、記録動作中などにおいて入力されるウォブル信号の性質によって設定を変更することが可能となる。

【0054】以上のように構成された実施の形態3のクロック信号発生装置は、ディフェクト検出回路35がディフェクト検出状態の解除時に入力されたウォブル信号の位相に対して、分周器36から出力される同期ウォブル信号の位相と一致させる信号を出力する。そして、ディフェクト検出回路35は第1の位相比較器21を、一旦リセットした後で、両者の位相を合わせて第1の位相比較器21が両者の信号の位相比較処理を開始する。このため、実施の形態3のクロック信号発生装置はディフェクト検出状態の解除時においても、安定した記録用クロック信号を生成することができる。

【0055】《実施の形態4》次に、本発明のクロック信号発生装置の実施の形態4について添付の図面を参照しつつ説明する。図11は本発明に係る実施の形態4のクロック信号発生装置の構成を示すブロック図である。図11において、前述の実施の形態1と同様の機能、構成を有するものには同じ符号を付し、その説明は省略する。実施の形態4のクロック信号発生装置において、光ディスクの一例としては追記型のDVDであるDVD-Rを用いて説明し、以下の説明においてディスク1と略称する。図11において、ディスク1は所定の周波数成分のウォブル信号でウォブリングしたデータ記録用トラックを有し、このウォブル信号とは所定の位相関係を有するプリピットが形成されている。実施の形態4のクロック信号発生装置は、前述の実施の形態1のクロック信号発生装置のディフェクト検出回路31と位相比較区間設定回路32がなく、位相差検出回路37を設けられており、分周器38に位相差検出回路37からの信号が入力されるよう構成されたものある。位相差検出回路37はウォブル信号と同期ウォブル信号の位相差を検出するであり、分周器38は電圧制御発振器（VCO）27の

出力電圧を分周する。実施の形態4のクロック信号発生装置において、その他の構成及び動作は前述の実施の形態1のクロック信号発生装置と同様であるため、その説明は省略する。

【0056】次に、実施の形態4のクロック信号発生装置の動作について説明する。なお、以下の実施の形態4における動作の説明において、前述の実施の形態1と重複する部分については省略し、異なる部分について説明する。図11に示すように、位相差検出回路37にはウォブル信号と同期ウォブル信号が入力されて、ウォブル信号と同期ウォブル信号の位相差が検出される。検出された位相差が設定値の範囲内であるときにのみ、位相差検出回路37は第1の位相比較器21へリセット信号を出力するよう構成し、予期される位相差の範囲以上の位相誤差情報を持たないようにリセット動作を行う。例えば、ウォブル信号と同期ウォブル信号の位相差が10°以上で、かつ90°以下の位相差が発生したときにリセットを行えば、90度以内の位相変化を抑制することができる。従って、位相差が大きくならない範囲で、絶えず位相差を減らす方向となるよう第1の位相比較器21は駆動される。

【0057】さらに、実施の形態4のクロック信号発生装置においては、再生状態から記録状態へ位相が変化したとき、前述の実施の形態3で説明したように分周器38をプリセット機能を有するよう構成されており、位相差検出回路37は入力されたウォブル信号の立ち上がりエッジと同期したプリセット信号を第1の位相比較器21に出力して初期化する。また、位相差検出回路37は前記プリセット信号を分周器38に出力してプリセットする。そして、位相差検出回路37は第1の位相比較器21にリセット信号を出力し、分周器38は位相同期のとれた同期ウォブル信号を第1の位相比較器21に出力する。このように、入力されたウォブル信号と、位相同期のとれた同期ウォブル信号を第1の位相比較器21に入力することによって、位相比較した結果が出力される。このように構成することにより、実施の形態4のクロック信号発生装置は位相ずれの影響を受け難い記録用クロック信号を生成できる。前述の実施の形態3では、ディフェクト検出期間を検出し、ディフェクト検出状態を解除するときに、位相比較処理を行っている。一方、実施の形態4のクロック信号発生装置においては、ディフェクト検出期間に関係なく、常に位相比較処理を行っている。このように構成することにより、未記録部の再生状態から記録済み部への再生状態への変化点や、再生状態から記録状態への変化時において、入力されたウォブル信号の振幅や位相が変化することによる同期ウォブル信号から生成されるクロック信号への影響を少なくすることができる。このとき検出される位相差の範囲は、予め設定された範囲内とし、同期ウォブル信号の比較基準から特定位相だけ進んだところでプリセットおよびリ

セットを行えばよい。なお、記録状態と再生状態において許容される位相差の範囲設定を変更可能に構成し、また同じ再生状態でも未記録部と記録済み部との違いにより許容される位相差の範囲設定を変更可能に構成することも可能である。このように構成することにより、そのときの状態に応じて許容された位相差の範囲内でリセットを行い、所定以上の位相誤差が発生しないよう構成することが可能となる。

【0058】以上のように構成された実施の形態4のクロック信号発生装置は、位相差検出回路37が同期ウォブル信号と入力されたウォブル信号との位相差を検出し、その検出された位相差が予め定めた範囲内であれば、第1の位相比較器21の位相比較情報をリセットし、同期ウォブル信号の位相を一致させるよう分周器38をプリセットする。このように、実施の形態4のクロック信号発生装置は位相差を所定以上ずらさないよう構成されているため、再生状態から記録状態等への状態変化時において、ウォブル信号の振幅や位相が変化したときにも、安定した記録用クロック信号を生成することができる。

【0059】《実施の形態5》次に、本発明のクロック信号発生装置の実施の形態5について添付の図面を参照しつつ説明する。図12は本発明に係る実施の形態5のクロック信号発生装置の構成を示すブロック図である。図12において、前述の実施の形態1と同様の機能、構成を有するものには同じ符号を付し、その説明は省略する。実施の形態5のクロック信号発生装置において、光ディスクの一例としては追記型のDVDであるDVD-Rを用いて説明し、以下の説明においてディスク1と略称する。図12において、ディスク1は所定の周波数成分のウォブル信号でウォブリングしたデータ記録用トラックを有し、このウォブル信号と所定の位相関係を有するプリピットが形成されている。実施の形態5のクロック信号発生装置は、前述の実施の形態1のクロック信号発生装置のディフェクト検出回路31と位相比較区間設定回路32がなく、同期ウォブル信号生成回路300において加算器26の前段に入力切替回路39が設けられている。入力切替回路39は、CPU12からの信号に基づきウォブル用の第1のローパスフィルター(LPF)22からの出力とプリピット用の第2のローパスフィルター(LPF)25からの出力を動作条件に応じて選択設定する。実施の形態5のクロック信号発生装置において、その他の構成及び動作は前述の実施の形態1のクロック信号発生装置と同様であるため、その説明は省略する。

【0060】次に、実施の形態5のクロック信号発生装置の動作について説明する。なお、以下の実施の形態5における動作の説明において、前述の実施の形態1と重複する部分については省略し、異なる部分について説明する。実施の形態5のクロック信号発生装置における同

期ウォブル信号生成回路300において、電圧制御発振器(VCO)27の出力は分周器28において186分周されてウォブル用の位相比較基準信号が形成される。第1の位相比較器はウォブル信号と位相比較基準信号とを位相比較する。第1のローパスフィルター(LPF)22は第1の位相比較器21からの信号が入力され、ウォブル信号に基づくVCO制御指令に変換する。移相器29は、分周器28から出力されたウォブル用の位相比較基準信号をウォブル信号とプリピット信号の位相差に応じて遅延させてプリピット用の位相比較基準信号を形成する。第2の位相比較器24は移相器29から出力されたプリピット用の位相比較基準信号とプリピット信号とを位相比較する。第2のローパスフィルター(LPF)25は第2の位相比較器24からの出力をプリピット信号に基づくVCO制御指令に変換する。入力切替回路39は、CPU12からの命令により加算器26に対して第1のローパスフィルター(LPF)22から出力されたVCO制御指令と第2のローパスフィルター(LPF)25から出力されたVCO制御指令とを切り替えて出力したり、同時に出力できるよう構成されている。VCO27は加算器26からの出力に基づいて発振周波数を決定する。

【0061】次に、入力切替回路39におけるウォブルに基づくVCO制御指令とプリピットに基づくVCO制御指令との切り替え動作について説明する。以下の説明において、ディスク1のある特定の地点への追記などを実行する場合を想定する。まず、ディスク1のシステム領域における情報等を読み出して、記録を開始する位置を示すアドレスや記録条件等を読み出す。次に、記録動作を開始する地点へのシーク動作を実行する。このシーク動作後の短時間で同期ウォブル信号を生成することにより記録用クロック信号を生成し、記録動作を開始しなければならない。そこで、入力されたウォブル信号とプリピット信号から、それぞれの位相比較器21、24において位相比較を行い、いかに短時間で同期ウォブル信号を生成するかが重要な点となる。実施の形態5のクロック信号生成装置においては、例えば、CPU12からの命令により入力切替回路39が、まずシーク動作前にプリピット側の第2のローパスフィルター(LPF)25からの出力を停止し、ウォブル側の第1のローパスフィルター(LPF)22からの出力のみを有効とするよう設定される。このように入力切替回路39が設定された状態でシーク動作が行われる。シーク動作終了後、ウォブル検出回路20により抽出されたウォブル信号のみを用いて同期ウォブル信号が生成される。

【0062】次に、ウォブル信号のみにより位相引き込み処理が行われて同期ウォブル信号を形成した後で、プリピット側の第2のローパスフィルター(LPF)25からの出力が有効になるように設定される。そして、加算器26において、第1のローパスフィルター(LPF)

22から出力されたウォブル信号の位相比較信号に、第2のローパスフィルター(LPF)25から出力されたプリピット信号の位相比較信号が加算される。シーク動作中において、ピックアップはディスク1の略半径の距離間を高速移動する場合が多い。ピックアップが移動している最中に入力されるウォブル信号やプリピット信号はあまり有効ではない。また、ディスク1の回転制御において、初期起動時やシーク動作時などの通常の再生回転速度と異なる速度で回転する場合がある。この場合において抽出されるウォブル信号やプリピット信号は有効ではないため、入力切替回路39は加算器26に入力されるそれぞれの位相比較信号をウォブル信号のみに切り替えて、生成されるクロック信号の変動を低減する。これは、ディスク1の目標となる地点から同期引き込みを開始する時に、初期値となる同期ウォブル信号のみを素早く生成するためである。

【0063】シーク動作中の同期ウォブル信号及び同期ウォブル信号から生成される記録用クロック信号の変動を低減するために、入力切替回路39は、前述のようにプリピット信号側の第2の位相比較器24からの位相比較出力を停止する。また、必要ならば、入力切替回路39はウォブル信号の位相比較出力を停止し、加算器26はVCO27に対して、VCO27が同期ウォブル信号の周波数に近い140kHz程度の周波数を有する信号を出力するよう、所定の電圧を出力する。シーク動作の最終動作において、ピックアップがほぼ目標近くの地点に移動して回転数が通常速度程度に制御され、記録された記録信号やプリピット信号によるアドレス情報が読み込まれる。また、同時に、記録用のクロック信号を生成するためのウォブル信号の位相比較処理が開始される。アドレス情報を確認した後で、記録開始位置に到達するまでの間に、ウォブル信号及びプリピット信号による同期ウォブル信号を生成して、記録用のクロック信号を生成する必要がある。ウォブル信号の周波数は、ほぼ140kHzであるのに対し、図4の(f)に示すように、プリピット信号は特定のウォブル信号区間にしか出力されない。そこでまず、入力されたウォブル信号により同期ウォブル信号を生成する。その後、図6に示したプリピット検出回路23のゲート処理回路71によるゲート信号等を用いてプリピット信号が出力されそうな位置を特定して、第2の位相比較器24において位相比較処理を行う。一度プリピット信号による位相比較処理が実現できれば、プリピット信号の入力がなくなるまでは、位相ずれが生じることがなく、記録用クロック信号を生成することが可能となる。

【0064】もし、シーク動作の終了した時点でウォブル信号とプリピット信号のそれぞれの位相比較処理を同時に実行すれば、ウォブル信号による同期ウォブル信号の位相比較処理が終了する前にプリピット信号の位相比較処理が開始することになる。位相比較処理による同期

ウォブル信号の同期回路が安定しないと、先のプリピット信号のゲート位置が決まらない。記録動作開始までに同期ウォブル信号が安定しないと、記録用のクロック信号を安定させるまでの時間の短縮化を図ることができない。従って、実施の形態5のクロック信号発生装置においては、シーク動作の前に、一旦プリピット側の第2のローパスフィルター(LPF)25からの出力を停止し、シーク動作後のウォブル信号による位相引き込み処理において再び第2のローパスフィルター(LPF)25からの出力を有効にする手順を踏んでいる。これにより、実施の形態5のクロック信号発生装置は短時間に記録用のクロック信号を安定化させることができる。

【0065】なお、上記の入力切り替え操作はシーク動作の前後だけでなく、起動時における記録条件を設定するときの試し書きを行う時の制御においても有効な操作である。また、記録動作中において振動等によりピックアップが飛んだときにおいても、そのトラッキング外れを検出し、元の位置に復帰させて同期ウォブル信号を生成する場合に上記の入力切り替え操作が用いられる。すなわち、まずプリピット側の第2のローパスフィルター(LPF)25からの出力を一旦停止して、ウォブル信号のみによる早期の位相引き込み処理を実行した後で、プリピット側の第2のローパスフィルター(LPF)25からの出力を加算するという入力切り替え操作を行えばよい。さらに、上記の実施の形態5のクロック信号発生装置におけるシーク動作による位相引き込みの高速化を行うための入力切り替え操作に組み合わせて、前述の実施の形態において説明しているディフェクト処理や、位相ずれ検出による位相あわせ処理を組み合わせることによって、短時間で安定した記録用クロック信号を生成できる効果を奏すことができる。

【0066】《実施の形態6》次に、本発明のクロック信号発生装置の実施の形態6について添付の図面を参考しつつ説明する。図13は本発明に係る実施の形態6のクロック信号発生装置の構成を示すブロック図である。図13において、前述の実施の形態1と同様の機能、構成を有するものには同じ符号を付し、その説明は省略する。実施の形態6のクロック信号発生装置において、光ディスクの一例としては追記型のDVDであるDVD-Rを用いて説明し、以下の説明においてディスク1と略称する。図13において、ディスク1は所定の周波数成分のウォブル信号でウォブリングしたデータ記録用トラックを有し、このウォブル信号と所定の位相関係を有するプリピットが形成されている。

【0067】実施の形態6のクロック信号発生装置は、前述の実施の形態1のクロック信号発生装置のディフェクト検出回路31と位相比較区間設定回路32がなく、ディフェクト検出回路60と加算切替回路61が設けられている。ディフェクト検出回路60は、フォトディテ

クター5から出力されるプリピット信号とウォブル信号を有するラジアルプッシュプル信号からディフェクトを検出し、そのディフェクト信号を加算切替回路61に出力する。ディフェクト検出回路60は、例えば、2つのピークホールド回路を有しており、第1のピークホールド回路より第2のピークホールド回路の方が長い時定数を有している。そして第2のピークホールド回路の出力信号の振幅レベルを調整するレベル調整部が設けられており、第1のピークホールド回路からの信号とレベル調整部からの信号がコンパレータにおいてレベル比較されるよう構成されている。加算切替回路61は同期ウォブル信号をディフェクト期間に限りウォブル信号に加算する。実施の形態6のクロック信号発生装置において、その他の構成及び動作は前述の実施の形態1のクロック信号発生装置と同様であるため、その説明は省略する。

【0068】次に、実施の形態6のクロック信号発生装置の動作について説明する。なお、以下の実施の形態6における動作の説明において、前述の実施の形態1と重複する部分については省略し、異なる部分について説明する。ディフェクト検出期間においては、前述の実施の形態1で説明したように、入力されたウォブル信号のレベルが低くなり、位相情報が正しく保存されていない場合が多い。そこで、ディフェクト検出期間においては、検出されたウォブル信号を同期ウォブル信号に切り替えるという、ディフェクト検出期間の入力信号代替方法がある。しかしながら、ディフェクト検出期間終了時において、同期ウォブル信号と入力された元のウォブル信号との位相ずれが発生する場合が多い。この傾向は、ディフェクト検出期間が長くなるほど強くなる。そこで、実施の形態6のクロック信号発生装置では、ディフェクト検出期間に限り、同期ウォブル信号を元のウォブル信号に加算する。このとき加算する同期ウォブル信号には、遅延回路等を入れて、入力された元のウォブル信号とその位相がほぼ一致するよう構成されている。実施の形態6のクロック信号発生装置においては、加算切替回路61を設けることにより、ディフェクト検出期間に限り同期ウォブル信号にウォブル信号が加算される。同期ウォブル信号の加算の度合いについては、通常のウォブル信号の振幅に対し多少小さい振幅とする。

【0069】クロック信号発生装置において、ディフェクトが検出されたときすぐにウォブル信号が小さくなり、そのときすぐに振幅がなくなるわけではない。そこで、傷などのディフェクトによるウォブル信号の振幅が小さくなりはじめたとき、ディフェクト検出回路60がディフェクトを検出したとして、ウォブル信号に同期ウォブル信号の加算を開始する。やがて入力されているウォブル信号の振幅が小さくなっている、その期間においては、加算されている同期ウォブル信号が支配的となる。そのときの、ウォブル検出回路20からの出力信号は第1の位相比較器21に入力され、位相比較される。

その後、ピックアップが傷などのディフェクト検出位置を通過し、入力オーブル信号の振幅が復帰してきても、規定の振幅レベルに達するまではディフェクト検出期間の処理をすぐに解除せずに、入力されたオーブル信号に同期オーブル信号を加算し続ける。最後に、加算切替回路61は入力されたオーブル信号の振幅が規定の振幅レベル以上に復帰したとき、ディフェクト検出状態を解除して、同期オーブル信号の加算処理を停止する。

【0070】実施の形態6のクロック信号発生装置は、ディフェクト検出期間中において、入力されたオーブル信号の成分を生かして、そのオーブル信号に同期オーブル信号を加算して、オーブル信号の振幅を底上げする回路を設けている。これにより、実施の形態6のクロック信号発生装置においては、ディフェクト検出期間中、入力されたオーブル信号に同期オーブル信号を加算した分、振幅が大きくなっている。従って、ディフェクト検出期間から復帰する直前のレベルでは、同期オーブル信号の加算により位相比較を行うに十分の振幅レベルに達している。従って、ディフェクト検出期間中であっても、入力されたオーブル信号に同期オーブル信号を加算した信号の振幅が規定の振幅値以上の区間においては、第1の位相比較器21による位相比較処理を有効とする構成とすれば、ディフェクト検出期間によるホールド期間を短くすることができる。このように構成することにより、実施の形態6のクロック信号発生装置はディフェクト検出状態から早く復帰することができる。なお、加算する同期オーブル信号のレベルを、加算処理の開始時、中途時、終了時において変更できるように構成することにより、さらにジッタの少ない記録用クロック信号を出力することができるクロック信号発生装置を得ることができる。また、実施の形態6において、ディフェクト検出回路60または別の検出回路等により、オーブル信号等の信号レベルを測定して、加算すべき同期オーブル信号のレベルを設定できるよう構成してもよい。このように構成されたクロック信号発生装置は、期間毎のレベル設定を実現することができ、ディフェクト検出状態を解除した瞬間に、同期オーブル信号と入力されたオーブル信号との位相ずれによって発生する第1の位相比較器21の出力変動による記録用のクロック信号の変動を抑制することができる。

【0071】上記のように構成された実施の形態6のクロック信号発生装置は、ディフェクト検出時、記録動作時、再生動作時等のいずれの動作状態であっても、ジッタの少ない記録用クロック信号を得ることが可能となる。その結果、実施の形態6のクロック信号発生装置は、記録済み再生から記録状態に移る追記に際して重ね書きや書き残しを発生させることなく、従来の装置にない特徴を有している。なお、以上の各実施の形態における説明においては、光ディスクをDVD-Rを用いて説明したが、本発明はこれに限定されるものではなく、

その他の光ディスク、光磁気ディスクなどについても同様に実施可能である。

【0072】

【発明の効果】以上、実施の形態について詳細に説明したところから明らかなように、本発明は次の効果を有する。本発明のクロック信号発生装置によれば、ディフェクト検出状態の解除時や、追記時等において、入力されたオーブル信号と生成した同期オーブル信号と間に位相差が発生した場合でも、位相比較器の位相比較区間を制限することにより、オーブル信号の位相を誤った位相側に急激に引き込むことがなく緩やかに位相を変更する機能を有する。従って、本発明のクロック信号発生装置は、誤った位置での記録用のクロック信号を生成することがなく、安定した高精度の記録用のクロック信号を生成し、ジッタの少ない記録用クロック信号を出力することができる。また、本発明のクロック信号発生装置においては、ディフェクトではなく、再生動作から記録動作への変更時等において記録再生発光パワーが変更されてオーブル信号の連続性が途切れた等の場合に、オーブル信号と生成された同期オーブル信号との位相差が、予め設定された位相差範囲内であるときにのみ、位相比較区間設定信号の出力をを行い、位相差が急に大きくなることのない安定したクロック信号を生成することができる。さらに、本発明のクロック信号発生装置によれば、回転制御等に際して、初期起動時やシーク動作時など通常の再生回転速度と異なる場合において、加算器に入力される各位相比較信号を切り替えることにより、生成されるクロック信号の変動を大幅に低減することができる。

【図面の簡単な説明】

【図1】本発明に係る実施の形態1のクロック信号発生装置の構成を示すブロック図である。

【図2】光ディスクであるDVD-Rを示す斜視図である。

【図3】光ディスクであるDVD-Rの一部を拡大して示す斜視図である。

【図4】本発明に係る実施の形態1のクロック信号発生装置におけるラジアルプッシュプル信号関連の信号波形図である。

【図5】実施の形態1のクロック信号発生装置におけるオーブル検出回路の構成を示すブロック図である。

【図6】実施の形態1のクロック信号発生装置におけるプリピット検出回路の構成を示すブロック図である。

【図7】実施の形態1のクロック信号発生装置における記録情報データにおける記録フォーマット(a)とグループトラックのウォーリング状態を示す説明図(b)である。

【図8】実施の形態1における位相比較区間設定回路の別の構成を示すブロック図である。

【図9】本発明に係る実施の形態2のクロック信号発生

装置の構成を示すブロック図である。

【図10】本発明に係る実施の形態3のクロック信号発生装置の構成を示すブロック図である。

【図11】本発明に係る実施の形態4のクロック信号発生装置の構成を示すブロック図である。

【図12】本発明に係る実施の形態5のクロック信号発生装置の構成を示すブロック図である。

【図13】本発明に係る実施の形態6のクロック信号発生装置の構成を示すブロック図である。

【符号の説明】

- 1 光ディスク
- 2 スピンドルモータ
- 3 対物レンズ
- 4 ハーフミラー
- 5 フォトディテクター
- 6 レーザー発振器
- 7 レーザー駆動回路
- 8 パワー制御回路
- 9 エンコーダ
- 10 再生増幅器
- 11 デコード
- 12 CPU
- 13 インターフェース
- 14 スピンドルドライバ

15 位相比較器

16 バンドパスフィルタ

20 ウオブル検出回路

21 第1の位相比較器

22 第1のローパスフィルタ

23 プリビット検出回路

24 第2の位相比較器

25 第2のローパスフィルタ

26 加算器

27 電圧制御発振器

28 分周器

29 移相器

30 同期ウオブル信号生成回路

31 ディフェクト検出回路

32 位相比較区間設定回路

33 位相差検出回路

34 位相比較区間設定回路

35 ディフェクト検出回路

37 位相差検出回路

39 入力切替回路

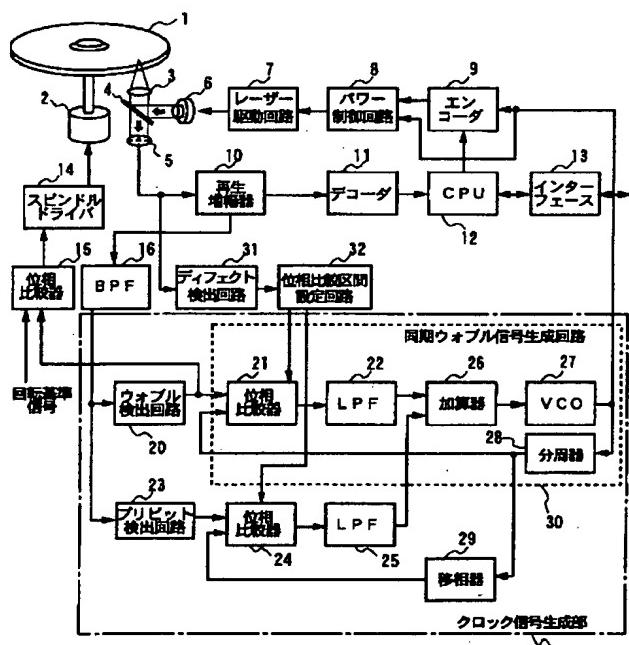
60 ディフェクト検出回路

61 加算切替回路

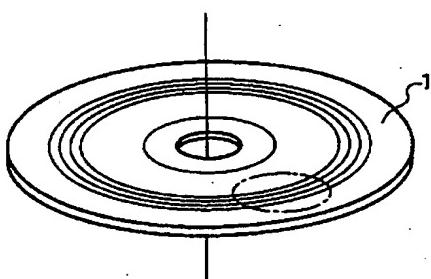
70 クロック信号生成部

71 ゲート処理回路

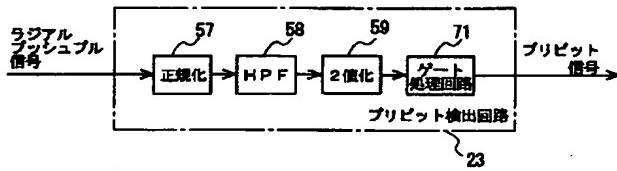
【図1】



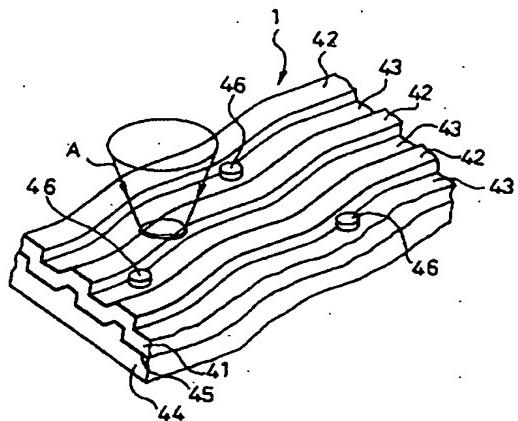
【図2】



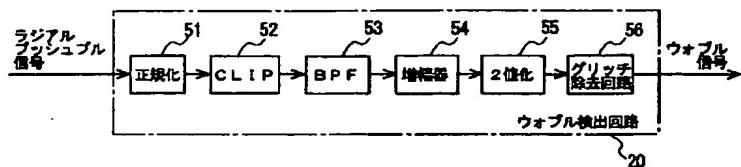
【図6】



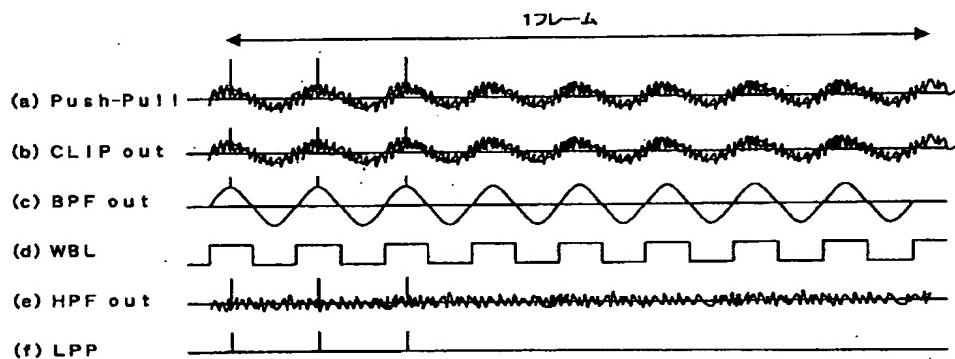
【図3】



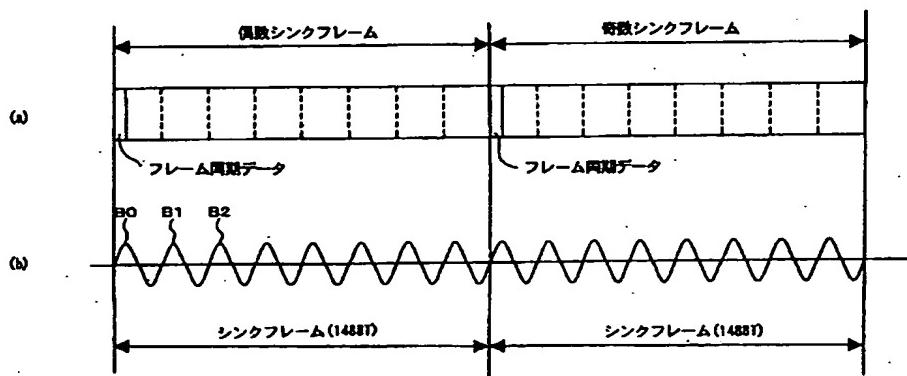
【図5】



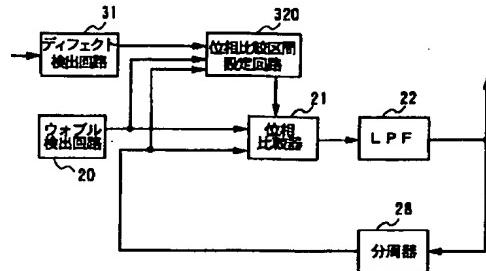
【図4】



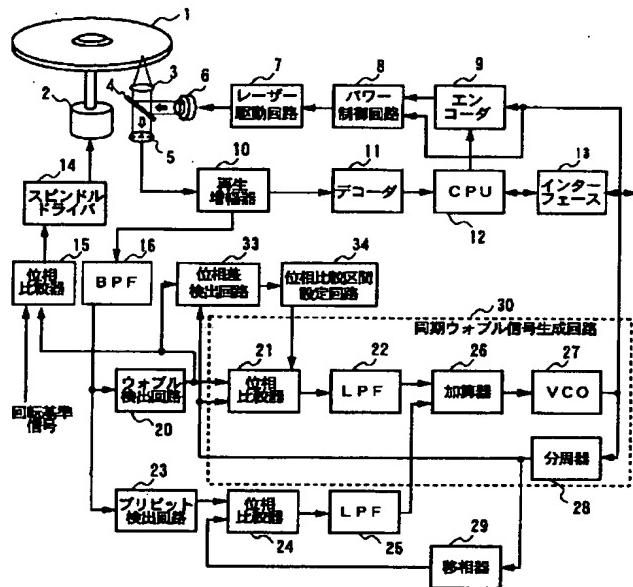
【図7】



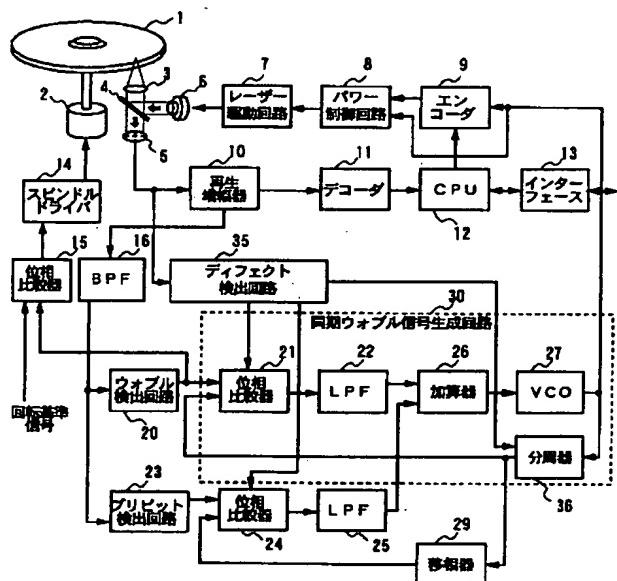
【図8】



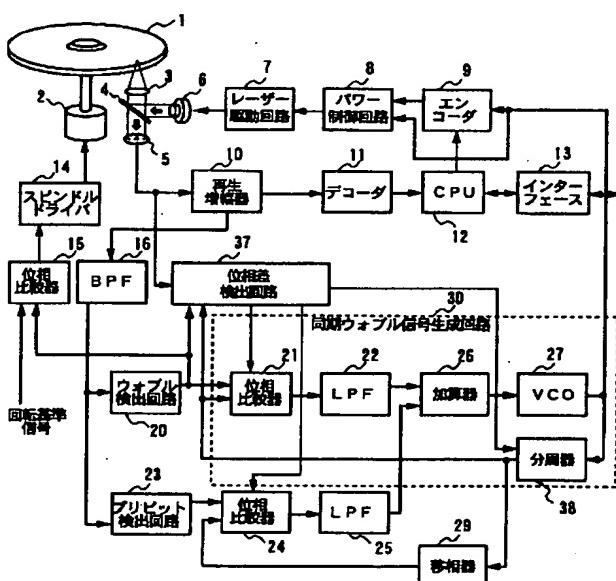
【図9】



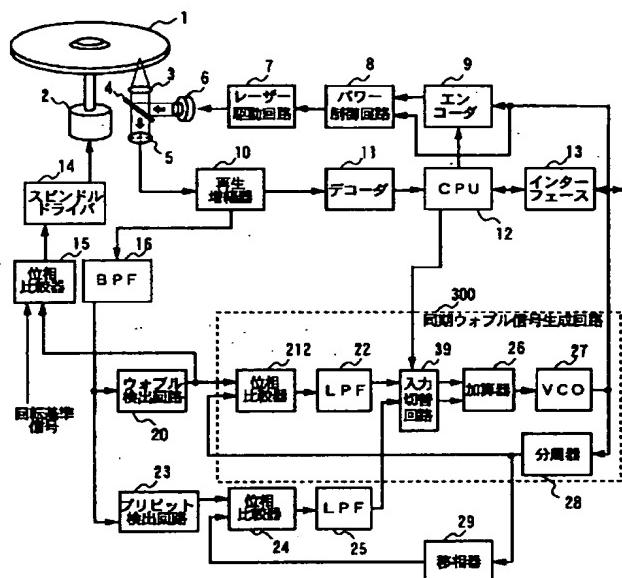
【図10】



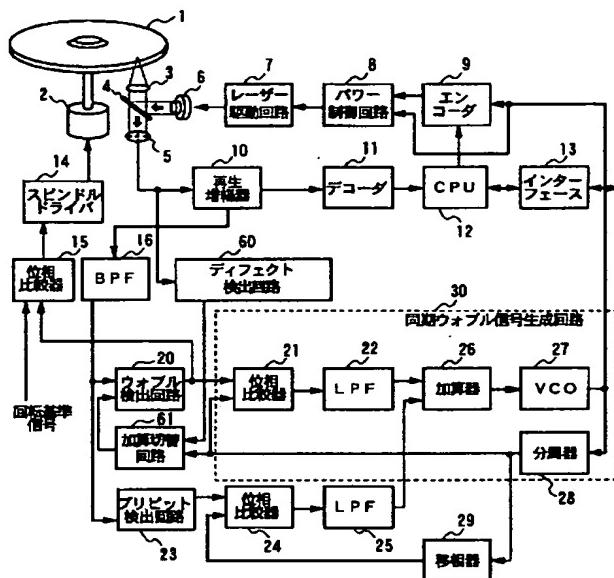
【図11】



【図12】



【図13】



フロントページの続き

(72) 発明者 松浦 巧
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 井村 正春
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 赤木 規孝
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
F ターム(参考) 5D044 BC05 BC06 CC04 GM15 GM19
5D090 AA01 BB03 BB04 CC01 DD03
EE01 FF07 FF36